

Министерство образования и науки Республики Казахстан
Карагандинский государственный технический университет

Утверждаю
Первый проректор

_____ А.Исагулов
" ____ " _____ 2008 г.

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ
ПРЕПОДАВАТЕЛЯ

по дисциплине

Интегральная и микропроцессорная схемотехника

(код и наименование дисциплины)

для студентов специальности

050716 Приборостроение

(шифр и наименование специальности)

Факультет **Информационных технологий**

Кафедра **Информационно-измерительной техники**

Предисловие

Учебно-методический комплекс дисциплины преподавателя разработан:

старшим преподавателем Сичкаренко А.В.

(ученая степень, ученое звание Ф. И. О.)

старшим преподавателем Пахомовым В.В.

(ученая степень, ученое звание Ф. И. О.)

Обсужден на заседании кафедры Автоматизации производственных процессов

(наименование кафедры)

Протокол № _____ от « ____ » _____ 2008 г.

Зав. кафедрой _____ Брейдо И.В. « ____ » _____ 2008 г.
(подпись)

Одобрено методическим бюро факультета

Электромеханического

(наименование факультета)

Протокол № _____ от « ____ » _____ 2008 г.

Председатель _____ Умбеталин Т.С. « ____ » _____ 2008 г.
(подпись)

Согласован с кафедрой Информационно-измерительной техники
(наименование кафедры)

Зав. кафедрой _____ « ____ » _____ 2008 ____ г.
(подпись)

1.1 Сведения о преподавателе и контактная информация

Сичкаренко Андрей Владимирович, старший преподаватель

(фамилия, имя, отчество преподавателя, ученая степень, ученое звание, должность)

Пахомов Виталий Викторович, старший преподаватель

(фамилия, имя, отчество преподавателя, ученая степень, ученое звание, должность)

Кафедра Автоматизации производственных процессов находится в главном корпусе КарГТУ (адрес), аудитория 131, контактный телефон 56-51-84 (кафедра АПП).

1.2 Трудоемкость дисциплины

Семестр	Количество кредитов	Вид занятий					Количество во часов СРС	Общее количество часов	Форма контроля
		количество контактных часов			количество во часов СРС	всего часов			
		лекции	практические занятия	лабораторные занятия					
5	3	30	–	15	45	90	45	135	экзамен, КП

1.3 Характеристика дисциплины

Дисциплина «Интегральная и микропроцессорная схемотехника» является одной из профилирующих для студентов специальности 050716 – «Приборостроение» и в соответствии с учебным планом специальности входит в основной компонент.

1.4 Цель дисциплины

Целью изучения данной дисциплины является формирование специальных знаний, умений, навыков и компетенций применительно к конкретной сфере профессиональной деятельности.

1.5 Задачи дисциплины

Основными задачами дисциплины являются изучение:

- теоретических основ цифровой техники;
- комбинационных и последовательностных устройств;
- способов организации и особенностях функционирования устройств памяти;
- архитектуры и приёмов программирования типового микропроцессора и микроконтроллера;
- способов организации работы типовых периферийных устройств.

В результате изучения данной дисциплины студенты должны:

иметь представление об:

принципах построения и применения цифровых устройств различной функциональной сложности – от цифровых логических элементов до микропроцессоров;

знать:

архитектуру и состав цифровых микросхем типовых серий ТТЛ и КМОП; состав и назначение основных компонентов автоматизации технологических процессов на базе цифровых систем; методы и средства автоматизированного моделирования и проектирования электронных схем;

уметь:

- описывать работу цифровых устройств в виде минимизированных логических выражений того или иного базиса;
- представлять числа в различных системах счисления и уметь переводить их из одной системы в другую;
- производить над числами, представленными в той или иной форме, простейшие арифметические операции;
- синтезировать комбинационные и последовательностные цифровые устройства или умело применять их типовые разновидности в виде интегральных микросхем;
- разрабатывать схемы запоминающих устройств постоянного или переменного типов;
- объяснять принцип работы типового микропроцессора и микроконтроллера, составлять для них простейшие программы на языке ассемблера;
- расширять функции микропроцессорных систем введением в них дополнительных периферийных устройств.

приобрести практические навыки:

- работы с электронной аппаратурой и контрольно-измерительными приборами; приемами диагностирования и обслуживания электронных схем, входящих в объекты технологического контроля и управления.
- оформления чертежей и электрических схем, составления спецификаций.

1.6 Пререквизиты

Для изучения данной дисциплины необходимо усвоение следующих дисциплин (с указанием разделов (тем)):

Дисциплина	Наименование разделов (тем)
1 Физика	Механика. Кинематика. Колебания и волны. Электричество и магнетизм. Электростатика. Постоянный электрический ток. Магнитное поле. Явление электромагнитной индукции. Электромагнитные колебания.
2 Математика	Основы математического анализа, операционное исчисление
3 Теории электрических цепей	Линейные электрические цепи постоянного тока. Электрические цепи однофазного синусоидального тока. Цепи несинусоидального тока.
	Нелинейные электрические цепи. Магнитные цепи. Электростатическое поле.
4 Электроника и схемотехника аналоговых устройств	Основные электронные схемы, функциональные преобразователи, импульсная техника
5 Информатика	Системы счисления, блок-схемы алгоритмов

1.7 Постреквизиты

Знания, полученные при изучении дисциплины «Интегральная и микропроцессорная схемотехника», используются при освоении следующих дисциплин:

- «Микропроцессорное и системное оборудование»;
- «Автоматическое измерение технологических процессов»;
- «Информационно-измерительные системы и комплексы».

1.8 Содержание дисциплины

1.8.1 Содержание дисциплины по видам занятий и их трудоемкость

Наименование раздела (темы)	Трудоемкость по видам занятий, час.				
	лекции	практические	лабораторные	СРСП	СРС
1. Введение. Цели и задачи дисциплины. Краткая история развития цифровой техники. Основные определения и понятия. Формы представления цифрового сигнала.	2	–	–	–	–
2. Арифметические основы цифровой техники. Системы счисления. Перевод чисел из десятичной системы счисления в двоичную и шестнадцатеричную. Действия с числами.	2	–	–	–	–
3. Логические основы цифровой техники. Понятие логической переменной. Способы задания логической функции. Логические функции от нескольких переменных.	2	–	–	–	–
4. Схемотехника логических микросхем. Микросхемы для реализации базисных логических функций. Аналитический способ задания логических функций. Две канонические формы СДНФ, СКНФ. Аксиомы алгебры логики.	2	–	–	1	1
5. Понятие о минимальной форме логической функции. Матрица Карно. Комбинационные и последовательностные логические устройства.	2	–	–	1	1
6. Последовательностные цифровые устройства. Триггеры. RS, D, T – триггеры. Счётчики импульсов и их классификация	2	–	–	1	1
7. Регистры и их разновидности. Мультиплексоры. Дешифраторы.	2	–	–	1	2
8. Запоминающие устройства. Микросхемы памяти и их применение. Цифровые автоматы Мура и Миля.	2	–	–	1	2
9. Цифро-аналоговый преобразователь, его реализация на базе прецизионной резисторной матрицы R-2R. Аналого - цифровые преобразователи.	2	–	–	1	3
10. Общие сведения о микропроцессорах. Вводная лекция. Задачи программирования микропроцессорных систем.	2	–	–	1	3
11. Микроконтроллеры PIC фирмы Microchip Technology. Состав семейства, подсемейства и их технические характеристики.	2	–	–	1	3
12. Регистры общего назначения (РОН), банковая организация, способы адресации	2	–	–	1	3

Наименование раздела (темы)	Трудоемкость по видам занятий, час.				
	лекции	практические	лабораторные	СРСП	СРС
при обращении к РОН. Банковая система памяти программ, работа программного счётчика.					
13. Классификация таймеров в PIC - микроконтроллере, разрядность, режимы работы, используемые регистры специального назначения.	2	–	–	2	2
14. Порты ввода и вывода в PIC-микроконтроллере. Классификация интерфейсов, работа с ними	2	–	–	2	2
15 Интегрированная среда MPLAB. Работа с ней при написании и отладке программ для микроконтроллеров PIC.	2	–	–	2	2
16. Схемотехника основных логических элементов, их УГО. Характеристики логических элементов серии KP1533 и KP1561	–	–	–	2	–
17. Выдача задания к курсовому проектированию. По теме: «Система диспетчерского контроля и управления распределённым технологическим процессом»	–	–	–	1	–
18. Разработка функциональной схемы распределённой САУ ТП	–	–	–	1	–
19. Разработка панели управления	–	–	–	1	–
20. Построение узла дешифрации сигналов управления ПУ	–	–	–	1	–
21. Проектирование узла индикации и компоновка принципиальной схемы	–	–	–	2	–
22. Защита курсового проекта	–	–	–	2	–
23. Лабораторная работа №1 Проверка таблиц истинности основных логических элементов. Основные законы алгебры логики.	–	–	1	2	2
24. Лабораторная работа №2 Исследование работы комбинационных логических схем.	–	–	2	2	2
25. Лабораторная работа №3 Исследование работы последовательностных цифровых устройств.	–	–	1	2	2
26. Лабораторная работа №4 Интегрированная среда разработки для микроконтроллеров PIC micro MPLAB IDE 5.61.	–	–	1	2	2
27. Лабораторная работа №5 Абсолютная и косвенная адресация в командах пересылки данных.	–	–	1	2	2

Наименование раздела (темы)	Трудоемкость по видам занятий, час.				
	лекции	практические	лабораторные	СРСП	СРС
28. Лабораторная работа №6 Изучение команд арифметических операций.	–	–	2	2	2
29. Лабораторная работа №7 Изучение команд логической обработки и маскирования данных.	–	–	2	2	2
30. Лабораторная работа №8 Команды передачи управления	–	–	1	2	2
31. Лабораторная работа №9 Модуль таймера TMR0 и TMR1	–	–	2	2	2
32. Лабораторная работа №10 Изучение способов обработки прерываний	–	–	2	2	2
ИТОГО:	30		15	45	45

1.8.2 Тематика курсовых проектов

1. Разработка системы диспетчерского контроля и управления распределённой САУ ТП
2. Устройство сбора данных на базе микропроцессора.
3. Измерение временного интервала на микропроцессорной основе.
4. Организация связи микропроцессорной системы с оператором.

1.9 Список основной литературы

- 1 Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.
- 2 Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Микропроцессоры и микроконтроллеры. СПб.:БХВ – Петербург, 2004. – 464 с.
- 3 Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
- 4 Гольденберг Л.М. и др. Цифровые устройства и микропроцессорные системы. Задачи и упражнения. Учебное пособие. – М.: Радио и связь, 1992. – 256 с.
- 5 Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
- 6 Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
- 7 Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для втузов. – СПб.: Политехника, 1996. – 885 с.
- 8 Пухальский Г.И. Проектирование микропроцессорных систем. Учебное пособие для втузов. – М.: Радио и связь, 2001. – 544 с.
- 9 Цифровая и вычислительная техника. Учебник под ред. Е.В.Еверина. – М.: Радио и связь, 1991. – 464 с.
- 10 Сташин В.В. и др. Проектирование цифровых устройств на однокристальных микроконтроллерах. – М.: Энергоатомиздат, 1990. – 224 с.

1.10 Список дополнительной литературы

- 11 Б.Г. Федорков., А.В. Телец. Микросхемы ЦАП и АЦП. Функционирование, параметры, применение. – М.: Энергоатомиздат, 1990г.
- 12 Ульрих В.А. Микроконтроллеры PIC 16C7XX. – Наука и техника.: СПб, 2000.- 255 с.
- 13 Тавернье К. PIC-микроконтроллеры. Практика применения: Пер. с фр. – М.: ДМК Пресс, 2002.-272с.
- 14 Техническая документация DS30292C компании Microchip Technology Incorporated, USA. PIC 16F87X. Однокристальные 8-разрядные FLASH CMOS микроконтроллеры компании Microchip Technology Incorporated.: Пр. с англ.– М.:ООО «Микро-Чип», 2002.–184с.
- 15 Карлашук В.И. Электронная лаборатория на IBM PC. Лабораторный практикум на базе Electronics Workbench и Matlab. – М.: СОЛОН-Пресс, 2004. – 800 с.
- 16 Федорашко И.Н., Дайч Л.И., Федорашко Ю.И. и др. Применение программы схемотехнического моделирования Electronics Workbench в процессе обучения электротехническим специальностям. Часть 1. Основные свойства программы и команды управления. Караганда, 2003. – 31 с.

1.11 Критерии оценки знаний студентов

Экзаменационная оценка по дисциплине определяется как сумма максимальных показателей успеваемости по рубежным контролям (до 50%) и итоговой аттестации (экзамену) (до 50%) и составляет значение до 100% в соответствии с таблицей.

Оценка по буквенной системе	Баллы	%-ное содержание	Оценка по традиционной системе
A	4,0	95-100	Отлично
A-	3,67	90-94	
B+	3,33	85-89	Хорошо
B	3,0	80-84	
B-	2,67	75-89	
C+	2,33	70-74	Удовлетворительно
C	2,0	65-69	
C-	1,67	60-64	
D+	1,33	55-59	
D	1,0	50-54	
F	0	0-49	Неудовлетворительно

Рубежный контроль проводится на 5-й, 10-й и 15-й неделях обучения и складывается исходя из следующих видов контроля:

Вид контроля	% от содержания	Академический период обучения, неделя															Итого, %	
		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15		
Посещаемость	7,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	7,5
Лаб. работы	15	-	2	-	-	3	-	2	-	-	3	-	2	-	-	3	15	
Модули	15	-	-	-	-	5	-	-	-	-	5	-	-	-	-	5	15	
СРСП	15	-	2	-	-	3	-	2	-	-	3	-	2	-	-	3	15	
СРС	7,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5	7,5	
Экзамен	40	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	40	
Всего	100	1	5	1	1	12	1	5	1	1	12	1	5	1	1	12	100	

1.12 Политика и процедуры

При изучении дисциплины «Интегральная и микропроцессорная схемотехника» прошу соблюдать следующие правила:

1. Не опаздывать на занятия.
2. Не пропускать занятия без уважительной причины, в случае болезни представлять соответствующую медицинскую справку, в других случаях – объяснительную записку.
3. Во время лекционных, лабораторных и других занятий выполнять Правила внутреннего распорядка, касающиеся поведения студентов в учебных аудиториях.
4. В ходе внеаудиторной подготовки внимательно и вдумчиво изучать прослушанный накануне лекционный материал, систематически использовать рекомендуемую литературу и другие источники.
5. При подготовке к лабораторным занятиям предварительно ознакомиться с описанием лабораторной работы и используемого оборудования, изучить соответствующий тематике работы раздел теоретической части дисциплины, подготовить соответствующие бланки и заготовки таблиц и графиков.
6. При подготовке к СРСП предварительно изучить соответствующий раздел теоретической части дисциплины и ответить на поставленные преподавателем контрольные вопросы.
7. Активно участвовать в учебном процессе.
8. Быть терпимыми, открытыми, откровенными и доброжелательными к сокурсникам и преподавателям.

1.13 Учебно-методическая обеспеченность дисциплины

Ф.И.О. автора	Наименование учебно-методической литературы	Издательство, год издания	Количество экземпляров	
			в библиотеке	на кафедре
1	2	3	4	5
Основная литература				
Бойко В.И., Гурджий А.Н., Жуков В.Я. и др.	Схемотехника электронных устройств. Цифровые устройства.	СПб.:БХВ – Петербург, 2004. – 512 с.	23	–
Бойко В.И., Гурджий А.Н., Жуков В.Я. и др.	Схемотехника электронных устройств. Микропроцессоры и микроконтроллеры.	СПб.:БХВ – Петербург, 2000. – 528 с.	23	2
Угрюмов Е.П.	Цифровая схемотехника.	СПб.:БХВ – Петербург, 2004. – 464 с.	64	2
Гольденберг Л.М. и др.	Цифровые устройства и микропроцессорные системы. Задачи и упражнения. Учебное пособие.	– М.: Радио и связь, 1992. – 256 с.	54	2
Бирюков С.А.	Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд.	– М.: ДМК, 2000. – 240 с.	8	3
Калабеков Л.А.	Цифровые устройства и микропроцессорные системы. 2-е изд.	– М.: Горячая линия–Телеком, 2005. – 336с.	20	2
Пухальский Г.И., Новосельцева Т.Я.	Цифровые устройства. Учебное пособие для втузов	– СПб.: Политехника, 1996. – 885 с.	20	2
Пухальский Г.И.	Проектирование микропроцессорных систем. Учебное пособие для втузов.	– М.: Радио и связь, 2001. – 544с.	8	3
Учебник под ред. Е.В.Еверинова	Цифровая и вычислительная техника.	– М.: Радио и связь, 1991. – 464 с	10	3
Сташин В.В. и др.	Проектирование цифровых устройств на однокристалльных микроконтроллерах.	– М.: Энергоатомиздат, 1990. – 224 с	40	10
Дополнительная литература				
Б.Г. Федорков., А.В. Телец.	Микросхемы ЦАП и АЦП. Функционирование, параметры, применение	– М.: Энергоатомиздат, 1990г.	7	2

1	2	3	4	5
Ульрих В.А.	Микроконтроллеры PIC 16C7XX.	– Наука и техника.: СПб, 2000.-255 с.	5	2
Тавернье К.	PIC-микроконтроллеры. Практика применения: Пер. с фр.	М.: ДМК Пресс, 2002.-272с.	41	5
Карлащук В.И.	Электронная лаборатория на <i>IBM PC</i> . Лабораторный практикум на базе <i>Electronics Workbench</i> и <i>Matlab</i> .	– М.: СОЛОН-Пресс, 2004. – 800 с.	5	2
Федорашко И.Н., Дайч Л.И., Федорашко Ю.И. и др.	Применение программы схемотехнического моделирования <i>Electronics Workbench</i> в процессе обучения электротехническим специальностям. Часть 1. Основные свойства программы и команды управления.	– Караганда, 2003.	61	10

2 График выполнения и сдачи заданий по дисциплине

Вид контроля	Цель и содержание задания	Рекомендуемая литература	Продолжительность выполнения	Форма контроля	Срок сдачи
Лабораторная работа №1	Проверка таблиц истинности основных логических элементов	[1, стр.12-57; 18, стр.4-35]	2 час.	Отчет по работе, устный опрос	4 неделя
Модуль №1	Контроль знаний по дисциплине и усвоения изученного материала. Ответы на контрольные вопросы по темам 1-5.	[3, стр.5-14, 22-42, 56, 60, 84-90, 133-138; 2, стр.143-204; 4, стр.5-8, 11-26]	0,75 час.	Письменный и устный опрос	5 неделя
Лабораторная работа №2	Основные законы алгебры логики	[2, стр.156-178; 7, стр.95-107; 3, стр.4-35]	2 час.	Отчет по работе, устный опрос	6 неделя
Лабораторная работа №3	Проектирование Шифратора	[1, стр.175-178; 3, стр.3-65]	1 час.	Отчет по работе, устный опрос	8 неделя
Модуль №2	Контроль знаний по дисциплине и усвоения изученного материала. Ответы на контрольные вопросы по темам 6-10.	[1, стр.50-54, 63-73, 76-78, 89, 92-97, 100-102, 105-108, 281; 2, стр.95-120]	0,75 час.	Письменный и устный опрос	10 неделя

Вид контроля	Цель и содержание задания	Рекомендуемая литература	Продолжительность выполнения	Форма контроля	Срок сдачи
Лабораторная работа №4	Проектирование Дешифратора	[4, стр.17-19; 5, стр.14-18, 45-49]	4 час.	Отчет по работе, устный опрос	11 неделя
Лабораторная работа №5	Проектирование Кодопреобразователя	[3, стр.7-9, 45-54; 11, стр.175-178]	4 час.	Отчет по работе, устный опрос	13 неделя
Модуль №3	Контроль знаний по дисциплине и усвоения изученного материала. Ответы на контрольные вопросы по темам 10-15.	[1, стр.384-422; 4, 17-19, 27-32; 5, стр.218-226; 7, стр.6, 42-44; 8, стр.25-43; 9, 105-118]	0,75 час.	Письменный и устный опрос	15 неделя
Лабораторная работа №6	Исследование схем триггеров	[1, стр.7-9, 45-54; 3, стр.175-178]	2 час.	Отчет по работе, устный опрос	13 неделя
СРСП	Контроль усвоения самостоятельно изученного материала.	В соответствии с тематикой реферата	10 час.	Реферат, доклад	Согласно графика СРСП

Примечание – номер рекомендуемой литературы, указанной в квадратных скобках, проставляется согласно нумерации списка основной и дополнительной литературы, предлагаемой в рабочей учебной программе (см. п.1).

3 Конспект лекций

Тема 1 Логические функции

План лекции

1. Понятие логической переменной. Табличный способ задания логической функции. Логические функции от нескольких переменных.
2. Основные базисные наборы логических функций: И, ИЛИ, НЕ, И–НЕ, ИЛИ–НЕ.
3. Связь настоящей дисциплины с другими дисциплинами специальности.

Математической основой цифровых вычислительных устройств является двоичная арифметика, в которой используется всего два числа – 0 и 1. Выбор двоичной системы счисления диктовался требованиями простоты технической реализации самых сложных задач с использованием всего одного базового элемента – ключа, который имеет два состояния: включен (замкнут) или выключен (разомкнут). Если первое состояние ключа принять за условную (логическую) единицу, то второе будет отражать условный (логический) ноль или наоборот.

Итак, переменные, рассматриваемые в алгебре логики, могут принимать только два значения – 0 или 1.

В алгебре логики определены: отношение эквивалентности ($F=A$), и операции:

- логического сложения (дизъюнкции) $F=A+B$; (ИЛИ)
- логического умножения (конъюнкции) $F=A*B$; (И)
- отрицания (инверсии) $F=\bar{A}$. (НЕ)
- логического сложения с инверсией (функция Пирса) $F=\overline{A+B}$; (ИЛИ–НЕ)
- логического умножения с инверсией (функция Шеффера) $F=\overline{A*B}$; (И–НЕ)
- неравнозначности $F=A*\bar{B}+\bar{A}*B=A\oplus B$; (исключающее ИЛИ)
- равнозначности $F=A*B+\bar{A}*\bar{B}=\overline{A\oplus B}$; (исключающее ИЛИ–НЕ).

В приведенных выше функциях входными переменными являются А и В, выходной переменной F.

Каждой из этих функций соответствует свой логический элемент.

Все логические элементы могут иметь любое количество входов и описываться аналогичными функциями, например работу 3-входового элемента «ИЛИ» (ЗИЛИ) можно описать функцией $F=A+B+C$. Исключением является элемент «НЕ», который всегда имеет только 1 вход.

Так как область определения любой двоичной функции N-переменных конечна (2^n - значений), такая функция может быть задана таблицей значений $F(x_i)$, которые она принимает в точках x_i , где $i=0,1,2,.. 2^{n-1}$ – номер опыта. Такие таблицы называют таблицами истинности (таблица 1).

Таблица 1 Таблица истинности двухвходового элемента И

i	X1	X0	F(x _i)
0	0	0	0
1	0	1	0
2	1	0	0
3	1	1	1

Контрольные вопросы

1. Какие значения могут принимать переменные в алгебре логики?
2. Перечислите операции алгебры логики?
3. Графическое обозначение логических элементов.
4. Каким может быть число входов элемента "НЕ"?
5. Каким может быть число входов элемента "И"?
6. Каким может быть число входов элемента "ИЛИ"?
7. Каким может быть число входов элемента "И-НЕ"?
8. Каким может быть число входов элемента "ИЛИ-НЕ"?
9. Каким может быть число входов элемента "Исключающее ИЛИ"?
10. Каким символом обозначается логический элемент, реализующий операцию логического умножения:
 - A) \oplus ;
 - B) $\&$;
 - C) \bullet ;
 - D) $=1$
 - E) 1.
11. Каким символом обозначается логический элемент, реализующий операцию логического сложения:
 - A) $=1$;
 - B) $\&$;
 - C) δ ;
 - D) \wedge ;
 - E) 1.
12. Каким символом обозначается логический элемент, реализующий операцию "сложения по модулю 2":
 - A) $\&$;
 - B) α ;
 - C) 1 ;
 - D) $=1$;
 - E) \wedge .

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 1) [1, 2, 7]

1. Определить основные способы построения выходного каскада ТТЛ – микросхем.
2. Проанализировать работу входного узла логики ИЛИ-НЕ ТТЛ – микросхем.
3. Чем обуславливается высокое входное сопротивление КМОП – микросхем.
4. Оценить нагрузочную способность выходного каскада микросхем ТТЛ и КМОП.

Тема 2 Способ задания логических функций.

План лекции

1. Две канонические формы СДНФ, СКНФ.
2. Понятие о минимальной форме логической функции. Аксиомы алгебры логики.

Булевы выражения встречаются в двух основных формах:

1. Сумма произведений.
Дизъюнктивная нормальная форма (ДНФ) $F = (A * B) + (C * D)$
2. Произведение сумм.
Конъюнктивная нормальная форма (КНФ) $F = (A + B) * (C + D)$

Преобразование логических функций подчиняется определённым правилам логики:

1. Закон действия с «1»

$1 + A = 1$	$1 + A + B + C + \dots = 1$
$1 * A = A$	$A + \bar{A} = 1$

2. Закон действия с «0»

$0 + A = A$	$0 * A = 0$	$A * \bar{A} = 0$
-------------	-------------	-------------------

3. Закон повторения

$A + A + A + \dots = A * n = A$	$A * A * A * \dots = A^n = A$
---------------------------------	-------------------------------

4. Закон отрицания отрицания

$$\bar{\bar{A}} = A$$

5. Закон коммутативности (переместительный)

$A + B = B + A$	$A * B = B * A$
-----------------	-----------------

6. Закон ассоциативности (сочетательный)

$(A + B) + C = A + (B + C)$	$(A * B) * C = A * (B * C)$
-----------------------------	-----------------------------

7. Закон дистрибутивности (распределительный)

$A * (B + C) = (A * B) + (A * C)$	$A + B * C = (A + B) * (A + C)$
-----------------------------------	---------------------------------

8. Закон поглощения

$A * (A + B) = A$	$A * (\bar{A} + B) = A * B$
$A + A * B = A$	$A + \bar{A} * B = A + B$

9. Закон склеивания

$(A + B) * (A + \bar{B}) = A$	$A * B + A * \bar{B} = A$
-------------------------------	---------------------------

10. Закон дуальности де Моргана

$A * B = \overline{\bar{A} + \bar{B}}$	Инверсия конъюнкции есть дизъюнкция инверсий
--	--

$\overline{A + B} = \bar{A} * \bar{B}$	Инверсия дизъюнкции есть конъюнкция инверсий
--	--

Показывает переход от конъюнктивной нормальной формы (КНФ) к дизъюнктивной нормальной форме (ДНФ) и наоборот.

Контрольные вопросы

1. Что обозначают сокращения ДНФ и КНФ?
2. Переместительный, сочетательный и распределительный законы.
3. Закон дуальности де Моргана.
4. Чем конъюнкция отличается от дизъюнкции?

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для втузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 2) [1-2]

1. Универсальный характер логики И-НЕ и ИЛИ-НЕ.

Тема 3 Комбинационные устройства.

План лекции

1. Проектирование Шифратора
2. Проектирование Дешифратора
3. Проектирование Кодопреобразователя
4. Типовые структуры и средства АСУ ТП
5. Выбор промышленных приборов и средств автоматизации

3.1 ПРОЕКТИРОВАНИЕ ШИФРАТОРА

Краткие сведения из теории

Шифратором называется комбинационное логическое устройство, преобразующее входной унитарный код в выходной позиционный.

Рассмотрим пример шифратора, преобразующий сигналы от кнопок с цифрами 0, 1, ..., 9 в двоичные коды этих цифр. Чтобы входной код был унитарным, кнопки следует нажимать только по одной. Пусть входной код будет имеет высокий активный уровень. Разрядность входного кода n и число входных комбинаций N_1 составляют

$$N_1 = n = 10.$$

В качестве выходного кода примем двоичный код, он является 4-разрядным (т.е. $k = 4$), поэтому число его выходных комбинаций будет равно

$$N_2 = 2^k = 2^4 = 16.$$

При проектировании шифратора в первую очередь необходимо построить таблицу соответствия (таблица 2). Число строк в ней равно минимальному из чисел N_1 и N_2 , т.е. 10. Левая часть таблицы содержит 10 столбцов, в правой части 4 столбца. Входные переменные обозначим символами $X_0 \dots X_9$, а выходные переменные – символами А, В, С, D.

Таблица 2

Цифра	Входы										Выходы			
	X9	X8	X7	X6	X5	X4	X3	X2	X1	X0	A	B	C	D
0	0	0	0	0	0	0	0	0	0	1	0	1	0	0
1	0	0	0	0	0	0	0	0	1	0	0	1	1	0
2	0	0	0	0	0	0	0	1	0	0	0	1	1	1
3	0	0	0	0	0	0	1	0	0	0	0	1	0	1
4	0	0	0	0	0	1	0	0	0	0	1	1	0	1
5	0	0	0	0	1	0	0	0	0	0	1	1	1	1
6	0	0	0	1	0	0	0	0	0	0	1	1	1	0
7	0	0	1	0	0	0	0	0	0	0	1	1	0	0
8	0	1	0	0	0	0	0	0	0	0	1	0	0	0
9	1	0	0	0	0	0	0	0	0	0	0	0	0	0

Следующим этапом проектирования является получение формул, выражающих каждую выходную переменную через входные переменные. Выходная переменная С равна 1 в тех случаях, когда равны 1 сигналы на одном из 4 входов X_1 , X_2 , X_5 и X_6 (см. таблицу 2). Отсюда следует, что выходная переменная С получается на выходе элемента 4ИЛИ (4-входовой элемент «ИЛИ»), реализующего функцию логического сложения (дизъюнкции). Поэтому формула для функции С имеет вид:

$$C = X_1 + X_2 + X_5 + X_6.$$

Выходные переменные А, В, D реализуются аналогичными формулами. В результате, полный набор формул, полученных по таблице 2, выглядит следующим образом:

$$\begin{aligned}A &= X_4 + X_5 + X_6 + X_7 + X_8; \\ B &= X_0 + X_1 + X_2 + X_3 + X_4 + X_5 + X_6 + X_7; \\ C &= X_1 + X_2 + X_5 + X_6; \\ D &= X_2 + X_3 + X_4 + X_5.\end{aligned}$$

Контрольные вопросы

1. Что такое унитарный код?
2. Расскажите о таблице соответствия для вашего варианта.
3. Шифратор предназначен для:
 - А) повышения разрядности выходного кода;
 - В) повышения разрядности входного кода;
 - С) понижения разрядности выходного кода;
 - Д) понижения разрядности входного кода;

Список рекомендуемой литературы

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 3) [1-2]

Пример использования Шифратора на примере системы управления стабилизатором переменного напряжения.

3.2 ПРОЕКТИРОВАНИЕ ДЕШИФРАТОРА

Краткие сведения из теории

Дешифратор функционально противоположен по назначению шифратору, т.е. он преобразует входной позиционный код в выходной унитарный. Рассмотрим устройство, на входы которого поступают позиционные коды десятичных цифр 0, 1, ..., 9, а выходные сигналы подаются на элементы индикации (например, светодиоды).

Очевидно, что каждая входная комбинация должна отображаться свечением только одного какого-нибудь элемента индикации, т.е. выходной код сугубо унитарный. В качестве входного кода выберем простой двоичный код с разрядностью $n = 4$, число входных комбинаций $N_1 = 2^n = 16$. У выходного кода $N_2 = k = 10$, примем для него высокий активный уровень.

Проектирования дешифратора начинается с построения таблицы соответствия (таблица 3).

Таблица 3

Цифра	Входы				Выходы									
	A	B	C	D	Y9	Y8	Y7	Y6	Y5	Y4	Y3	Y2	Y1	Y0
0	0	1	0	0	0	0	0	0	0	0	0	0	0	1
1	0	1	1	0	0	0	0	0	0	0	0	0	1	0
2	0	1	1	1	0	0	0	0	0	0	0	1	0	0
3	0	1	0	1	0	0	0	0	0	0	1	0	0	0
4	1	1	0	1	0	0	0	0	0	1	0	0	0	0
5	1	1	1	1	0	0	0	0	1	0	0	0	0	0
6	1	1	1	0	0	0	0	1	0	0	0	0	0	0
7	1	1	0	0	0	0	1	0	0	0	0	0	0	0
8	1	0	0	0	0	1	0	0	0	0	0	0	0	0
9	0	0	0	0	1	0	0	0	0	0	0	0	0	0

Входные переменные в ней обозначены символами A, B, C, D, выходные – Y0...Y9. Число строк таблицы, равно минимальному из чисел N1 и N2 и составляет 10.

Вторым этапом является получение формул, выражающих каждую выходную переменную через входные. Каждая выходная переменная равна 1 в единственном случае, при определенной входной комбинации. В частности, переменная Y9 равна 1 только тогда, когда и X0, и X1, и X2, и X3 – все одновременно равны 0. Все 4 входные переменные входят в формулу в качестве сомножителей логического произведения, а равенство этих переменных 0 в данной комбинации требует, чтобы логически перемножались инверсные значения этих переменных.

Полный набор формул для всех выходных переменных, полученных путем подобных рассуждений, имеет следующий вид:

$$\begin{aligned}
 Y0 &= \bar{A} \cdot B \cdot \bar{C} \cdot \bar{D}; & Y5 &= A \cdot B \cdot C \cdot D; \\
 Y1 &= \bar{A} \cdot B \cdot C \cdot \bar{D}; & Y6 &= A \cdot B \cdot C \cdot \bar{D}; \\
 Y2 &= \bar{A} \cdot B \cdot C \cdot D; & Y7 &= A \cdot B \cdot \bar{C} \cdot \bar{D}; \\
 Y3 &= \bar{A} \cdot B \cdot \bar{C} \cdot D; & Y8 &= A \cdot \bar{B} \cdot \bar{C} \cdot \bar{D}; \\
 Y4 &= A \cdot B \cdot \bar{C} \cdot D; & Y9 &= \bar{A} \cdot \bar{B} \cdot \bar{C} \cdot \bar{D}.
 \end{aligned}$$

Из полученных формул видно, что для построения схемы дешифратора требуется 10 элементов типа 4И (4-входовой элемент «И»).

Следующим этапом является минимизация логической схемы. Наиболее простым методом является метод, основанный на использовании матриц Карно.

$$\begin{aligned}
 Y0 &= \bar{A} \cdot B \cdot \bar{C} \cdot \bar{D}; & Y5 &= A \cdot C \cdot D; \\
 Y1 &= \bar{A} \cdot C \cdot \bar{D}; & Y6 &= A \cdot C \cdot \bar{D}; \\
 Y2 &= \bar{A} \cdot C \cdot D; & Y7 &= A \cdot B \cdot \bar{C} \cdot \bar{D}; \\
 Y3 &= \bar{A} \cdot \bar{C} \cdot D; & Y8 &= A \cdot \bar{B} \cdot \bar{D}; \\
 Y4 &= A \cdot \bar{C} \cdot D; & Y9 &= \bar{A} \cdot \bar{B} \cdot \bar{D}.
 \end{aligned}$$

В результате минимизации мы получили, что элементы 4И нужны только для функций Y0 и Y7, для остальных функций нужны элементы 3И.

Контрольные вопросы

1. В чем заключается отличие дешифратора от шифратора?
2. Как и для чего используют матрицы Карно при проектировании дешифратора?
3. Какие результаты вы получили после проведения минимизации?
4. Минимизация логических функций преследует цель:
 - А) получения единственно-верного решения задачи синтеза;
 - В) минимизации числа уровней логических переменных.
 - С) анализа поведения логического устройства;
 - Д) ускорения процесса проектирования схемы;
 - Е) получения схемы с минимальной затратой логических элементов.
5. Дешифратор предназначен для:
 - А) рассекречивания кода;
 - В) получения унитарного выходного кода;
 - С) получения унитарного входного кода;
 - Д) получения позиционного выходного кода;
 - Е) получения позиционного входного кода.

Список рекомендуемой литературы

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для втузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 3) [1-2]

Пример использования Дешифратора в системах промышленной автоматики.

3.3 ПРОЕКТИРОВАНИЕ КОДОПРЕОБРАЗОВАТЕЛЯ

Краткие сведения из теории

Кодообразователем называется комбинационное логическое устройство, преобразующее входной позиционный код одного типа в выходной позиционный другого типа.

Рассмотрим кодообразователь, преобразующий двоичные коды цифр 0, 1, ..., 9 в сигналы, подаваемые на выходы семисегментного индикатора с целью отображения этих цифр.

На рисунке 1,а представлено обозначение семисегментного индикатора. Привязка 7 входов к сегментам индикатора изображена на рисунке 1,б.

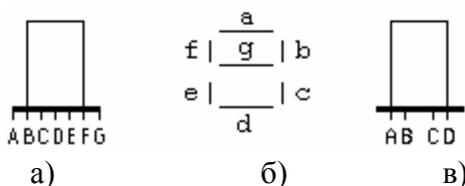


Рисунок 1 Обозначение семисегментного индикатора

Проектирование кодообразователя начинается, как и для дешифратора, с составления таблицы истинности.

Входной позиционный код имеет разрядность $n = 4$, число его кодовых комбинаций $N_1 = 16$. Выходной код также позиционный, его разрядность $k = 7$, а число кодовых комбинаций могло бы быть $N_2=128$. Но отображаться должно только 10 цифр (таблица 4).

Правая часть таблицы 4 заполнена с учетом конфигурации цифр и привязки сигналов к сегментам индикатора (рисунок 1, б).

Следующим этапом проектирования является получение минимизированных выражений.

Таблица 4

Цифра	Входы				Выходы						
	X3	X2	X1	X0	G	F	E	D	C	B	A
0	0	0	0	0	0	1	1	1	1	1	1
1	0	0	0	1	0	0	0	0	1	1	0
2	0	0	1	0	1	0	1	1	0	1	1
3	0	0	1	1	1	0	0	1	1	1	1
4	0	1	0	0	1	1	0	0	1	1	0
5	0	1	0	1	1	1	0	1	1	0	1
6	0	1	1	0	1	1	1	1	1	0	1
7	0	1	1	1	0	0	0	0	1	1	1
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	0	1	1	1	1

Контрольные вопросы

Какие свойства имеют входной и выходной коды кодопреобразователя:

- А) входной и выходной - оба унитарные;
- В) входной - унитарный; выходной - позиционный;
- С) входной - позиционный; выходной - унитарный;
- Д) входной и выходной - оба позиционные;
- Е) входной - унитарный; выходной - семисегментный.

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для втузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 3) [1-2]

Пример использования Кодопреобразователя в системах промышленной автоматики.

Тема 4 Последовательностные логические устройства.

План лекции

1. Общие сведения
2. Триггеры. RS, D, T – триггеры

Краткие сведения из теории

Особенность последовательностных устройств в том, что эти устройства имеют более чем одно внутреннее состояние.

Простейшим последовательностным устройством является триггер, он способен длительно оставаться в одном из двух возможных устойчивых состояний, которые распознаются по значению их выходных сигналов.

Первым устойчивым состоянием триггера является установленное состояние; второе устойчивое состояние – сброшенное.

Существуют разные виды триггеров и все они имеют 1 или два выхода. Если выходов два, то один называется прямым Q , а другой – инверсным \bar{Q} . Если выход один, то он обязательно прямой.

Сигнал на прямом выходе совпадает с состоянием устройства. Число входов и их назначение зависит от вида триггера.

По способу ввода информации триггеры делятся на асинхронные и синхронные.

У асинхронных триггеров имеются только информационные входы. Основным недостатком асинхронных триггеров является неудовлетворительная помехозащищенность в условиях возможных временных задержек сигналов. Этот недостаток устраняется в синхронных триггерах за счет использования дополнительного тактового (синхронизирующего) сигнала, который подается на стробирующий (тактовый) вход С. Синхронизирующие сигналы вырабатываются специальным генератором тактовых импульсов, которые задают частоту смены информации в дискретные моменты времени и тем самым общий ритм работы большинства узлов аппаратуры.

Если синхронные триггеры изменяют свое состояние при достижении синхронизирующим импульсом порогового уровня на тактовом входе С, то их называют триггерами со статическим управлением или триггерами, синхронизируемыми уровнем. Триггеры с динамическим управлением или триггеры, синхронизируемые фронтом, изменяют свое состояние в моменты фронтов и спадов импульса (рисунок 4).

Важнейшие виды триггеров:

1. RS-триггеры;
2. D-триггеры;
3. T-триггеры;
4. JK-триггеры.

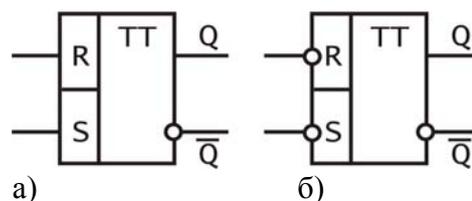


Рисунок 2 УГО RS-триггеров с активным высоким уровнем (а), с активным низким уровнем (б)

Назначение входов RS-триггера следующее:

R (от англ. – reset) – вход сброса триггера (т.е. перевода его в состояние 0),
 S (от англ. – set) – вход установки триггера (т.е. перевода его в состояние 1).

Активным уровнем сигнала на входах R и S могут быть либо высокий, либо низкий (т.е. логические 1 или 0).

Один из выходов триггера (Q) называется прямым, второй (он отмечен незакрашенным кружком) – инверсным. При нормальной работе триггера сигналы на прямом и инверсном выходах должны всегда иметь противоположные друг другу значения, т.е., как говорят, должны являться взаимноинверсными.

Таблица 5

RS-триггер с активным высоким уровнем					RS-триггер с активным низким уровнем				
R	S	Q	\bar{Q}	Режим	R	S	Q	\bar{Q}	Режим
0	0	0(1)	1(0)	Режим хранения	0	0	X	X	Запрещено
0	1	1	0	Запись «1»	0	1	0	1	Запись «0»
1	0	0	1	Запись «0»	1	0	1	0	Запись «1»
1	1	X	X	Запрещено	1	1	0(1)	1(0)	Режим хранения

Принцип работы RS-триггера иллюстрирует его таблица истинности (таблица 5).

На рисунке 3 показано УГО D-триггера, Этот триггер нашел широкое применение при создании счетчиков, которые будут рассмотрены в следующей лабораторной работе.

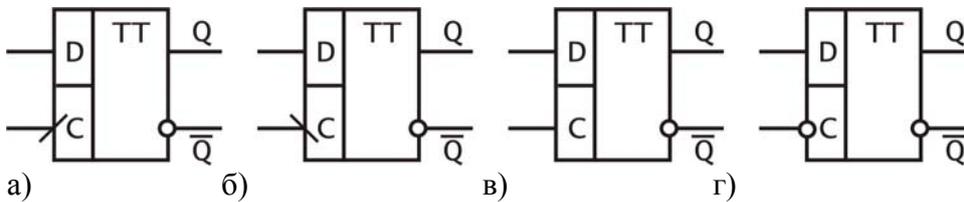


Рисунок 3 УГО D-триггеров с синхронизирующим динамическим входом (по фронту (а) по спаду (б)) и с синхронизирующим статическим входом (в) и (г)

Назначение входов D-триггера следующее:

D (от англ. – data) – информационный вход,

C (от англ. – clock) – синхронизирующий вход, он является динамическим и производит предписанное ему действие (см. ниже) по фронту сигнала, т.е. по перепаду от низкого уровня к высокому.

Таблица 6

D	C	Q	\bar{Q}	Режим
0		0(1)	1(0)	Запись «0»
1		1	0	Запись «1»
*		Q	\bar{Q}	Режим хранения
*	0	Q	\bar{Q}	Режим хранения
*	1	Q	\bar{Q}	Режим хранения

Таблица 6 показывает работу D-триггера (для активного перепада по фронту). Основная задача D-триггера состоит в том, что по фронту импульса на входе C сигнал на прямом выходе Q становится таким же, каким был сигнал на входе D в момент этого перепада. Но

когда на входе С действует спад импульса или сигнал С остается неизменным, состояние триггера не изменяется, т.е. имеет место режим хранения информации. * – означает, что на входе возможно любое состояние (1 или 0).

В отличие от D-триггера, T-триггер имеет только один вход Т (от англ. toggle – чека), который также является динамическим. Состояние триггера может изменяться либо по фронту, либо по спаду импульса на входе, это зависит от конкретного типа триггера. На рисунке 4, а в качестве примера показано УГО T-триггера, действующего по фронту.

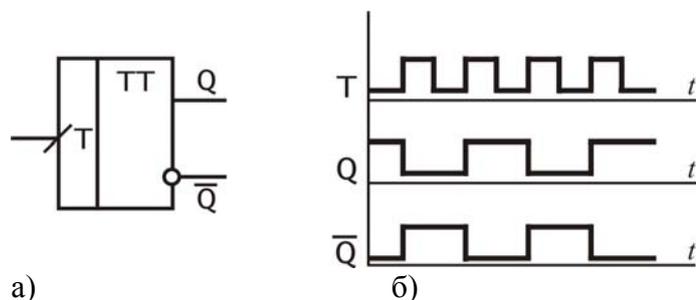


Рисунок 4 УГО T-триггера (активный перепад - фронт) (а) и временные диаграммы его сигналов (б)

Логика работы T-триггера элементарно проста: каждый активный перепад сигнала на его входе (в данном примере – фронт импульса Т) изменяет состояние триггера на противоположное (рисунок 4, б).

Следует отметить, что временные диаграммы сигналов – это диаграммы показывающие уровни напряжения и временные интервалы между входными и выходными сигналами и соответствуют той картине, которую вы наблюдали бы на экране осциллографа.

T-триггер делит частоту входного сигнала на 2, поэтому его часто называют счетным триггером.

Контрольные вопросы

1. Какие устройства называются последовательностными?
2. В чем заключается отличие асинхронных триггеров от синхронных?
3. Какие основные виды триггеров вам известны?
4. Расскажите о назначении выводов асинхронного RS-триггера.
5. Опишите работу RS-триггера.
6. Как работает D-триггер?
7. Почему T-триггер называют счетным триггером?
8. Преобразуйте JK-триггер в D- и T-триггеры.
9. Какие элементы используются для построения RS-триггера с активным «низким» уровнем:
 - А) 2ИЛИ–НЕ 2шт;
 - В) 2И–НЕ 2шт;
 - С) 3 инвертора;
 - Д) 1 повторитель и минимум 2 инвертора;
 - Е) 3ИЛИ–НЕ 2шт.
10. Какие элементы используются для построения RS-триггера с активным «высоким» уровнем:
 - А) мультиплексор;
 - В) 2И–НЕ 2шт;
 - С) 3И–НЕ 3шт;
 - Д) дешифратор и 2инвертора;
 - Е) 2ИЛИ–НЕ 2шт.

11. Вариант синхронного триггера с одной входной переменной это:
- A) Т-триггер;
 - B) Тактируемый RS-триггер;
 - C) D- триггер;
 - D) RS-триггер;
 - E) JK- триггер.
12. Изменение состояния выходной переменной с каждым приходом тактового импульса происходит в:
- A) D- триггере
 - B) JK- триггере;
 - C) Т-триггере;
 - D) RS-триггере;
 - E) Тактируемом RS-триггере.

Рекомендуемая литература:

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 4) [1-2]

Пример использования триггеров в системах промышленной автоматики.

Тема 5 Счётчики импульсов и их классификация

План лекции

1. Общие сведения
2. Асинхронные и синхронные счетчики.

Краткие сведения из теории

Счетчик - это устройство, на выходе которого сигналы в определенном коде отображают число импульсов, поступивших на счетный вход.

Счетчики строятся на базе триггеров. Счетчик, образованный цепочкой из n последовательно соединенных триггеров, может подсчитать в двоичном коде 2^n импульсов. Число $K_{сч} = 2^n$ называется коэффициентом счета, число n определяет количество разрядов двоичного числа.

Информация снимается с прямых и (или) инверсных выходов всех триггеров. В паузах между входными импульсами триггеры сохраняют свои состояния, т.е. счетчик запоминает число входных импульсов.

Нулевое состояние всех триггеров принимается за нулевое состояние счетчика в целом. Остальные состояния нумеруются по числу поступивших входных импульсов. Когда число входных импульсов $N_{вх} > K_{сч}$, происходит переполнение, после чего счетчик возвращается в нулевое состояние и цикл повторяется. Коэффициент счета, таким образом, характеризует число входных импульсов, необходимое для выполнения одного цикла и возвращения в исходное состояние. Число входных импульсов и состояние счетчика взаимно определены только для первого цикла.

После окончания каждого цикла на выходах последнего триггера возникают перепады напряжения. Это определяет второе назначение: деление числа входных импульсов. Если входные сигналы периодичны и следуют с частотой $F_{вх}$, то частота выходных сигналов равна $F_{вых} = F_{вх} / K_{сч}$. В этом случае коэффициент счета называется коэффициентом деления и обозначается как $K_{дел}$.

Счетчики характеризуются емкостью и быстродействием. Емкость счетчика численно равна коэффициенту счета и определяет число импульсов, доступное счету за один цикл.

Быстродействие счетчика определяется разрешающей способностью $t_{раз.сч}$ и временем установки кода счетчика $t_{уст}$. Разрешающая способность - это минимальное время между двумя входными сигналами. Величина $f_{max} = 1/t_{раз.сч}$ называется максимальной частотой счета. Время установки кода равно времени между моментом поступления входного сигнала и переходом счетчика в новое устойчивое состояние.

Введением дополнительных логических связей – обратных и прямых – двоичные счетчики преобразуются в недвоичные. Наибольшее распространение получили десятичные (декадные) счетчики, работающие с $K_{сч} = 10$ в двоично-десятичном коде (двоичный – по коду счета, десятичная – по числу состояний).

Счетчики на схема обозначаются буквами СТ (от англ. counter – счетчик), после символа проставляют число, характеризующее модуль счета (например, 4 или 10 – СТ4, СТ10).

Контрольные вопросы

1. Какое устройство называют счетчиком?
2. Что называют коэффициентом счета?
3. Чем характеризуется быстродействие счетчика?
4. По каким параметрам классифицируются счетчики?

Список рекомендуемой литературы

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для втузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 5) [3,5-7]

Пример использования реверсивных счётчиков в системах позиционирования.

Тема 6 Цифро-аналоговый преобразователь, его реализация на базе прецизионной резисторной матрицы R-2R Аналого - цифровые преобразователи.

План лекции

1. Общие сведения
2. Построение схем ЦАП и АЦП

Краткие сведения из теории

Цифро-аналоговым преобразователем (ЦАП) называется устройство, которое преобразует n-разрядный двоичный в напряжение постоянного тока пропорциональное этому двоичному коду.

Рассмотрим ЦАП лестничного типа. В основу работы ЦАП положена матрица из резисторов типа R-2R. Это цепочечная схема в которой резисторы подогнаны с большой точностью. Преимущество использования матрицы состоит в том, что в ней используются резисторы только двух номиналов. Рассмотрим 4-разрядную схему (рисунок 5).

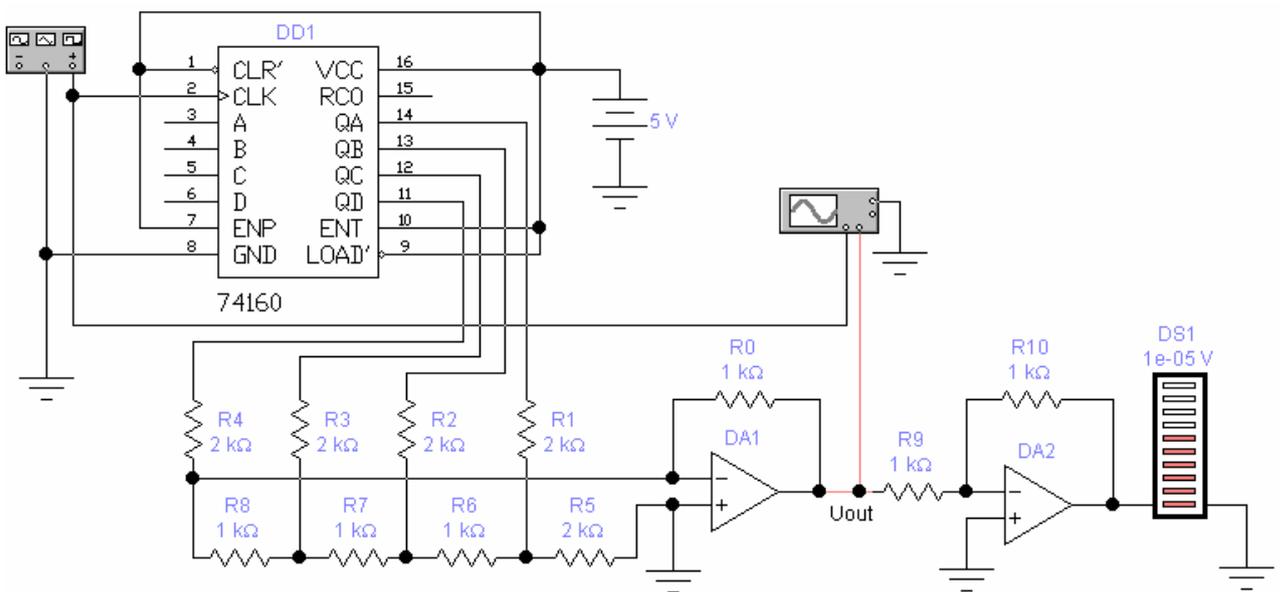


Рисунок 5 Четырехразрядный ЦАП лестничного типа

Сопротивления горизонтально расположенных резисторов «лестницы» ровно в 2 раза меньше сопротивления вертикальных.

В качестве коммутирующего устройства используется двоично-десятичный счетчик 74160 (К155ИЕ9).

Выходное напряжение ЦАП, определяется формулой:

$$U_{\text{вых}} = U_{\text{оп}} R_0 \left(S_1 2^{n-1} + S_2 2^{n-2} + \dots + S_i 2^{n-i} + S_n 2 \right) / R 2^n,$$

где S_i – значение цифрового сигнала (0 или 1) на i -м входе, n – число разрядов преобразования, R – сопротивление резистора матрицы R-2R, $U_{\text{оп}}$ – величина опорного напряжения.

Для схемы на рисунке 5 $n=4$, $R=1$ кОм.

В схеме построенной на счетчике отсутствует источник опорного напряжения, его роль выполняет сам счетчик-коммутатор. Эквивалентное значение опорного напряжения можно получить на основании осциллографических измерений.

Выходной сигнал изменяется ступенями

$$\Delta U = U_{\text{оп}} / 2^n.$$

В нашем случае $\Delta U = 312.5$ мВ (разность значений VB2-VB1 на осциллограмме, изображенной на рисунке 13). Как следует из данной формулы, чем выше разрядность, тем ступени будут более мелкие.

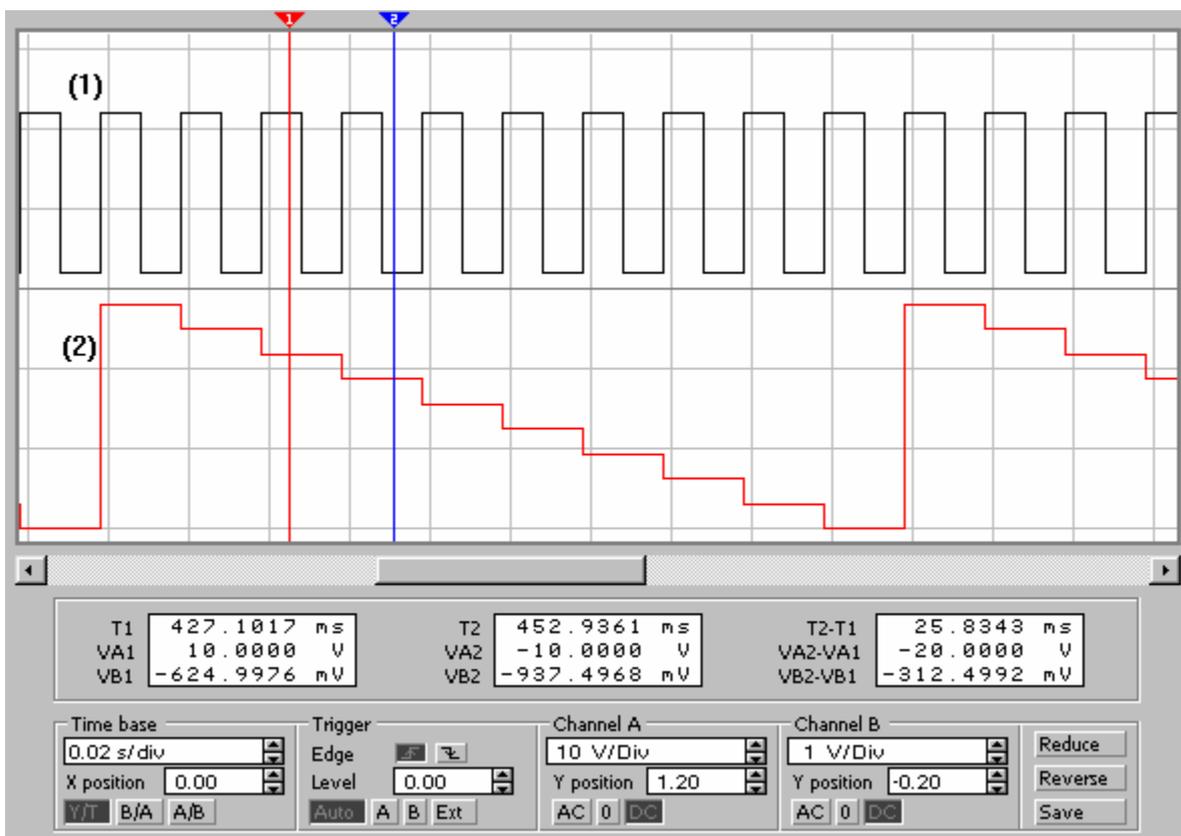


Рисунок 6 Осциллограммы сигналов на входе счетчика (1) и выходе ЦАП (2)

Аналогово-цифровой преобразователь (АЦП) – это устройство преобразующие аналоговый сигнал (напряжение) в цифровой код, пропорциональный этому напряжению.

Одним из основных параметров АЦП является количество разрядов в выдаваемых данных, характеризующее точность представления отсчетов в цифровой форме, другой его важный параметр - время преобразования (максимальный интервал времени между началом проведения операции по преобразованию одного отсчета и готовностью выходных цифровых данных) определяющее быстродействие устройства преобразования.

Контрольные вопросы

1. Что такое ЦАП и АЦП?
2. От каких параметров зависит напряжение на выходе ЦАП лестничного типа?
3. Что произойдет если один из резисторов “номинала R” в матрице R-2R, будет отличаться от остальных?
4. Какие параметры АЦП являются основными?
5. Опишите работу АЦП с динамической компенсацией.
6. На что и какое влияние оказывает величина опорного напряжения ЦАП?

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.

3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для втузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 6) [3,5-7]

1. Способы повышения быстродействия АЦП;
2. Сопряжение ЦАП и АЦП с микропроцессорными средствами.

Тема 7 Мультиплексоры. Дешифраторы.

План лекции

1. Общие сведения
2. Работа МУЛЬТИПЛЕКСОРОВ И ДЕМУЛЬТИПЛЕКСОРОВ

Краткие сведения из теории

Мультиплексор - это устройство, которое обеспечивает подключение нескольких независимых каналов к одному каналу. Он служит для коммутации цифровых сигналов. Его называют также селектором данных.

Данное устройство имеет n входов адреса, $2n$ информационных входов, 1 информационный выход и 1 вход разрешения выходной информации.

В зависимости от сигналов, подаваемых на входы адреса A_1 и A_2 , к выходу будет подсоединен один из информационных входов X_1, X_2, X_3, X_4 .

Демультиплексоры в функциональном отношении противоположны мультиплексорам. Они имеют один вход и несколько выходов.

Контрольные вопросы

1. Для чего необходим мультиплексор?
2. Объясните назначение выводов микросхемы К155КП7?
3. В чем разница между мультиплексором и демультиплексором?

Список рекомендуемой литературы

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для втузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 7) [3,5-7]

Способы использования мультиплексора для реализации устройств комбинационной логики.

4 Методические указания для выполнения практических (семинарских) занятий

Практические (семинарские) занятия учебным планом специальности не предусмотрены.

5 Методические указания для выполнения лабораторных работ

5.1 Лабораторная работа № 1. ПРОВЕРКА ТАБЛИЦЫ ИСТИНОСТИ ОСНОВНЫХ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ

5.1.1 Цель работы

Целью лабораторной работы является экспериментальное получение таблиц соответствия (таблиц истинности) логических элементов И (AND), НЕ (NOT), ИЛИ (OR), И-НЕ (NOT-AND), ИЛИ-НЕ (NOT-OR), исключающее ИЛИ (XOR), исключающее ИЛИ-НЕ (XNOR).

5.1.2 Содержание лабораторной работы

Задание:

- 1) Исследовать логические функции И, НЕ, ИЛИ, И-НЕ, ИЛИ-НЕ, исключающее ИЛИ, исключающее ИЛИ-НЕ, используя типовые компоненты ППП Electronics Workbench.
- 2) Заполнить таблицу истинности логических функций от двух переменных (таблица 5.1).

Таблица 5.1 Бланк для заполнения таблицы истинности

i	A	B	$F=A+B$	$F=\overline{A+B}$	$F=A*B$	$F=\overline{A*B}$	$F=A \oplus B$	$F=\overline{A \oplus B}$
0	0	0						
1	0	1						
2	1	0						
3	1	1						

Порядок выполнения:

1. Загрузить ППП Electronics Workbench.
2. Реализовать на ключах и логических элементах, типовые логические функции.
3. Результаты исследования занести в таблицу 5.1.

Контрольные вопросы:

1. При какой входной комбинации элемент ЗИ даст логическую единицу на выходе?
А) 000; В) 010; С) 001 D) 111; E) 011.
2. При какой входной комбинации элемент ЗИЛИ даст логический ноль на выходе?
А) 101;
В) 000;
С) 100;
D) 110;
E) 011.
3. При какой входной комбинации элемент ЗИ-НЕ даст логический ноль на выходе?
А) 101;
В) 110;
С) 111;
D) 000;
E) 100.
4. При какой входной комбинации элемент "ЗИЛИ-НЕ" даст логическую единицу на выходе?
А) 010;
В) 111;
С) 011;

- D) 000;
E) 001.
5. Аналогично какому логическому элементу работает схема с параллельно включенными ключами:
A) ИЛИ–НЕ;
B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
C) И
D) ИЛИ;
E) И–НЕ.
6. Аналогично какому логическому элементу работает схема с последовательно включенными ключами:
A) ИЛИ–НЕ;
B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
C) И;
D) ИЛИ;
E) И–НЕ.
7. Какой из логических элементов дает на выходе «1» только в том случае, когда сигналы на двух входах неодинаковы?

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 1) [1-2]

Схемотехника основных логических элементов, их УГО. Характеристики логических элементов серии КР1533 и КР156.

5.2 Лабораторная работа № 2. ОСНОВЫ АЛГЕБРЫ ЛОГИКИ

5.2.1 Цель работы

Изучение основных законов алгебры логики. Проверка основных законов алгебры логики экспериментальным путём при помощи логических элементов и коммутационных устройств.

5.2.2 Содержание лабораторной работы

Задание:

- 1) Проверить экспериментально истинность аксиом алгебры логики.
- 2) Зарисовать принципиальные электрические схемы, доказывающие истинность тождеств.

Порядок выполнения:

1. Загрузить ППП Electronics Workbench.
2. Реализовать на ключах и логических элементах схемы, показывающие работу аксиом алгебры логики.

Контрольные вопросы

1. Что обозначают сокращения ДНФ и КНФ?
2. Переместительный, сочетательный и распределительный законы.
3. Закон дуальности де Моргана.
4. Чем конъюнкция отличается от дизъюнкции?

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 2) [1-2]

Универсальный характер логики И-НЕ и ИЛИ-НЕ.

5.3 Лабораторная работа № 3. ПРОЕКТИРОВАНИЕ ШИФРАТОРА

5.3.1 Цель работы

Изучить работу шифратора и научиться его проектировать.

5.3.2 Содержание лабораторной работы

Задание:

Согласно данным для каждого варианта, приведенных в таблице 5.1, спроектировать и реализовать шифратор. В отчете должны содержаться все этапы проектирования, схема шифратора и выводы о проделанной работе.

Контрольные вопросы

1. Что такое унитарный код?
2. Расскажите о таблице соответствия для вашего варианта.
3. Шифратор предназначен для:
 - А) повышения разрядности выходного кода;
 - В) повышения разрядности входного кода;
 - С) понижения разрядности выходного кода;
 - Д) понижения разрядности входного кода;

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 3) [1-2]

Пример использования Шифратора на примере системы управления стабилизатором переменного напряжения.

Лабораторная работа № 4.

ПРОЕКТИРОВАНИЕ ДЕШИФРАТОРА

5.4.1 Цель работы

Изучить работу шифратора и научиться его проектировать.

5.4.2 Содержание лабораторной работы

Задание:

Согласно данным для каждого варианта, приведенных в таблице 5.1, спроектировать и реализовать дешифратора. В отчете должны содержаться все этапы проектирования, схема дешифратора и выводы о проделанной работе.

Контрольные вопросы

1. В чем заключается отличие дешифратора от шифратора?
2. Как и для чего используют матрицы Карно при проектировании дешифратора?
3. Какие результаты вы получили после проведения минимизации?
4. Минимизация логических функций преследует цель:
 - А) получения единственно-верного решения задачи синтеза;
 - В) минимизации числа уровней логических переменных.
 - С) анализа поведения логического устройства;
 - Д) ускорения процесса проектирования схемы;
 - Е) получения схемы с минимальной затратой логических элементов.
5. Дешифратор предназначен для:
 - А) рассекречивания кода;
 - В) получения унитарного выходного кода;
 - С) получения унитарного входного кода;
 - Д) получения позиционного выходного кода;
 - Е) получения позиционного входного кода.

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 3) [1-2]

Пример использования Дешифратора в системах промышленной автоматики.

5.5 Лабораторная работа № 5.

ПРОЕКТИРОВАНИЕ КОДОПРЕОБРАЗОВАТЕЛЯ

5.5.1 Цель работы

Изучить работу кодопреобразователя и научиться его проектировать.

5.5.5 Содержание лабораторной работы

Задание:

Согласно данным для каждого варианта, приведенных в таблице 5.1, спроектировать и реализовать кодопреобразователь. В отчете должны содержаться все этапы проектирования, схема кодопреобразователя и выводы о проделанной работе.

Контрольные вопросы

Какие свойства имеют входной и выходной коды кодопреобразователя:

- А) входной и выходной - оба унитарные;
- В) входной - унитарный; выходной - позиционный;
- С) входной - позиционный; выходной - унитарный;
- Д) входной и выходной - оба позиционные;
- Е) входной - унитарный; выходной - семисегментный.

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 3) [1-2]

Пример использования Кодопреобразователя в системах промышленной автоматики.

5.6 Лабораторная работа № 6.

ИССЛЕДОВАНИЕ ПОСЛЕДОВАТЕЛЬНОСТНЫХ СХЕМ. ТРИГГЕРЫ

5.6.1 Цель работы

Понять принцип работы триггеров. Научиться строить временные диаграммы, уметь на их основе восстанавливать схему.

5.6.2 Содержание лабораторной работы

Задание:

1. Реализовать устройства, изображенные на рисунках 5.1 – 5.5 и начертить временные диаграммы для данных устройств.
2. Реализовать устройство защиты от дребезга контактов на элементах: ИЛИ-НЕ, И-НЕ

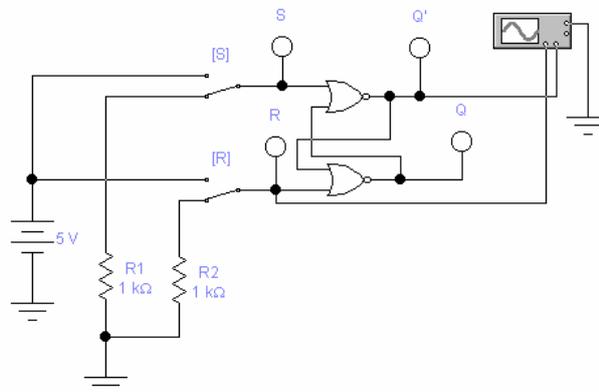


Рисунок 5.1 Схема RS-триггера

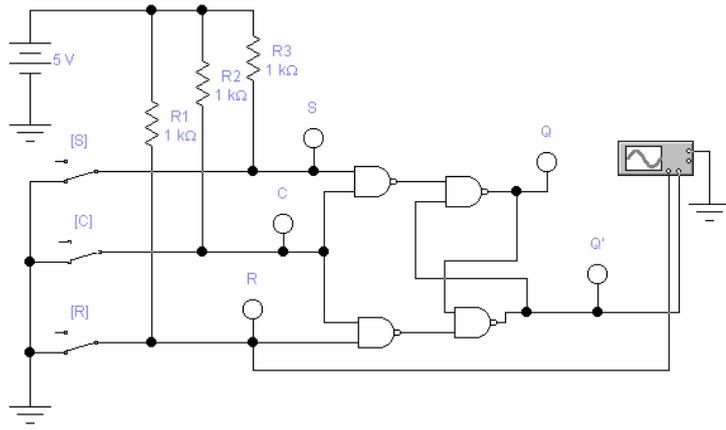


Рисунок 5.2 Синхронный RS-триггер

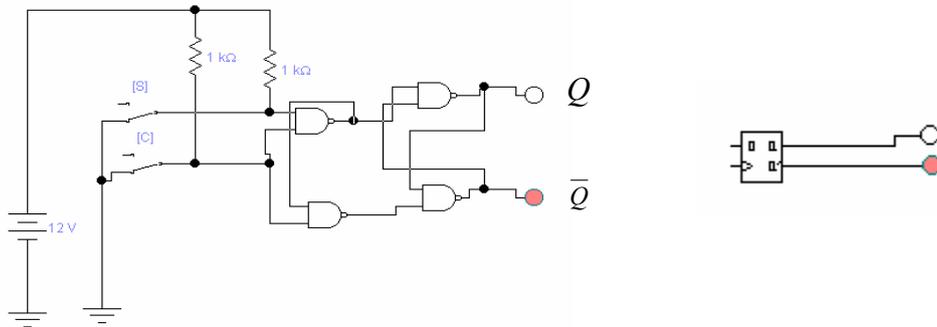


Рисунок 5.3 Вариант синхронного триггера с одной входной переменной: D - триггер (триггер с задержкой).

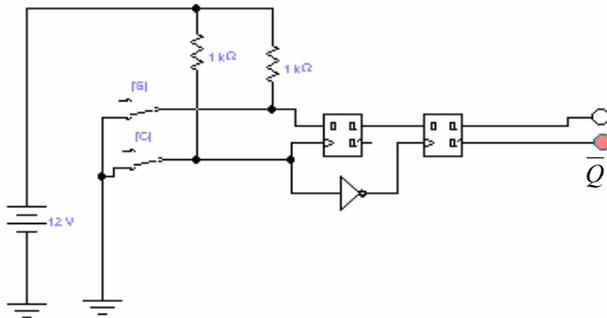


Рисунок 5.4 Вариант синхронного D – триггера с динамическим входом

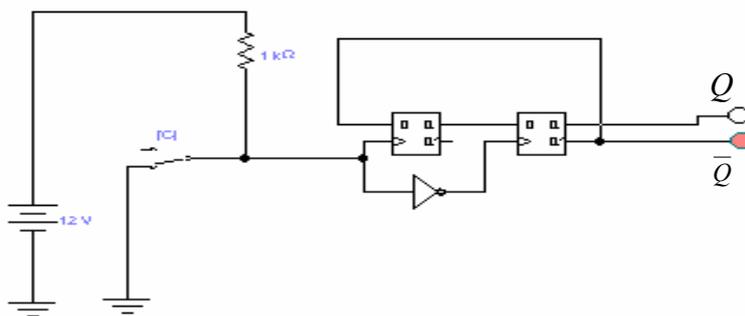


Рисунок 5.5 T-триггер

Контрольные вопросы

1. Какие устройства называются последовательностными?
2. В чем заключается отличие асинхронных триггеров от синхронных?
3. Какие основные виды триггеров вам известны?
4. Расскажите о назначении выводов асинхронного RS-триггера.
5. Опишите работу RS-триггера.
6. Как работает D-триггер?
7. Почему T-триггер называют счетным триггером?
8. Преобразуйте JK-триггер в D- и T-триггеры.
9. Какие элементы используются для построения RS-триггера с активным «низким» уровнем:
 - А) 2ИЛИ–НЕ 2шт;
 - В) 2И–НЕ 2шт;
 - С) 3 инвертора;
 - Д) 1 повторитель и минимум 2 инвертора;
 - Е) 3ИЛИ–НЕ 2шт.
10. Какие элементы используются для построения RS-триггера с активным «высоким» уровнем:
 - А) мультиплексор;
 - В) 2И–НЕ 2шт;
 - С) 3И–НЕ 3шт;
 - Д) дешифратор и 2инвертора;
 - Е) 2ИЛИ–НЕ 2шт.
11. Вариант синхронного триггера с одной входной переменной это:
 - А) T-триггер;
 - В) Тактируемый RS-триггер;
 - С) D- триггер;
 - Д) RS-триггер;
 - Е) JK- триггер.
12. Изменение состояния выходной переменной с каждым приходом тактового импульса происходит в:
 - А) D- триггере
 - В) JK- триггере;
 - С) T-триггере;
 - Д) RS-триггере;
 - Е) Тактируемом RS-триггере.

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 4) [1-7]

Пример использования Триггеров в системах промышленной автоматики.

5.7 Лабораторная работа № 7. ИССЛЕДОВАНИЕ РАБОТЫ СЧЕТЧИКОВ.

5.7.1 Цель работы

Понять принцип работы счетчиков. Изучить асинхронные и синхронные счетчики.

5.7.2 Содержание лабораторной работы

Задание:

1. Загрузить из базы данных комплекса "LAB-DIGITAL" файл Lmps7_1.ewb (схема изображена на рисунке 5.6).

а) Взяв за основу данный файл, необходимо разработать n-разрядный асинхронный счетчик. Данные для каждого из вариантов взять из таблицы 5.2 (значения даны вне скобок).

В отчете должны содержаться схема, выводы о проделанной работе.

Таблица 5.2 Исходные данные для исследования счетчиков

№ варианта	Кол-во разрядов	№ варианта	Кол-во разрядов	№ варианта	Кол-во разрядов
1	7(5)	8	6 (3)	15	5 (5)
2	6 (3)	9	5 (5)	16	7 (5)
3	5 (5)	10	7 (5)	17	6 (3)
4	7 (5)	11	6 (3)	18	5 (5)
5	6 (3)	12	5 (5)	19	7 (5)
6	5 (5)	13	7 (5)	20	6 (3)
7	7 (5)	14	6 (3)	21	5 (5)

2. Загрузить из базы данных комплекса "LAB-DIGITAL" файл Lmps7_2.ewb (схема изображена на рисунке 5.7).

а) Взяв за основу данный файл, необходимо разработать n-разрядный синхронный счетчик. Данные для каждого из вариантов взять из таблицы 5.2 (значения даны в скобках).

В отчете должны содержаться принципиальная схема, выводы о проделанной работе.

3. Провести исследование работы счетчика ИМС 74160. Описать методику проведения исследования, зарисовать исследуемую схему, и записать выводы о проделанной работе.

3. Реализовать схемы изображенные на рисунках 5.8.

4. Дополнительное задание. Описать работу секундомера, схема которого приведена на рисунке 5.9 (файл Lmps7_3.ewb).

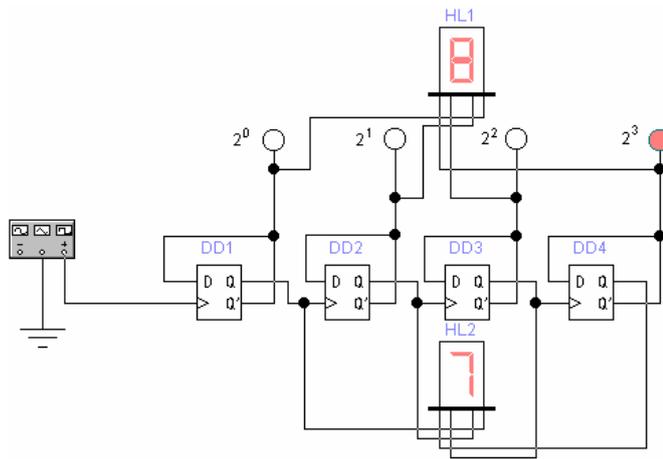


Рисунок 5.6 Четырехразрядный асинхронный счетчик

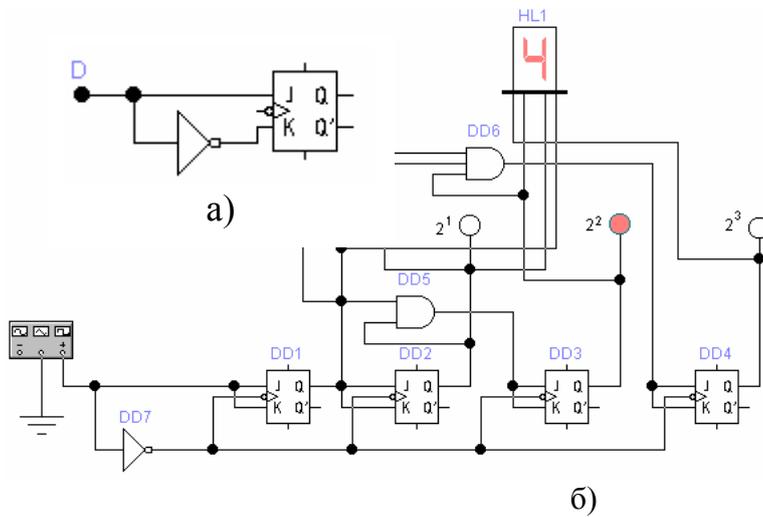


Рисунок 5.7 Модель D-триггера (а) и схема четырехразрядного синхронного счетчика (б)

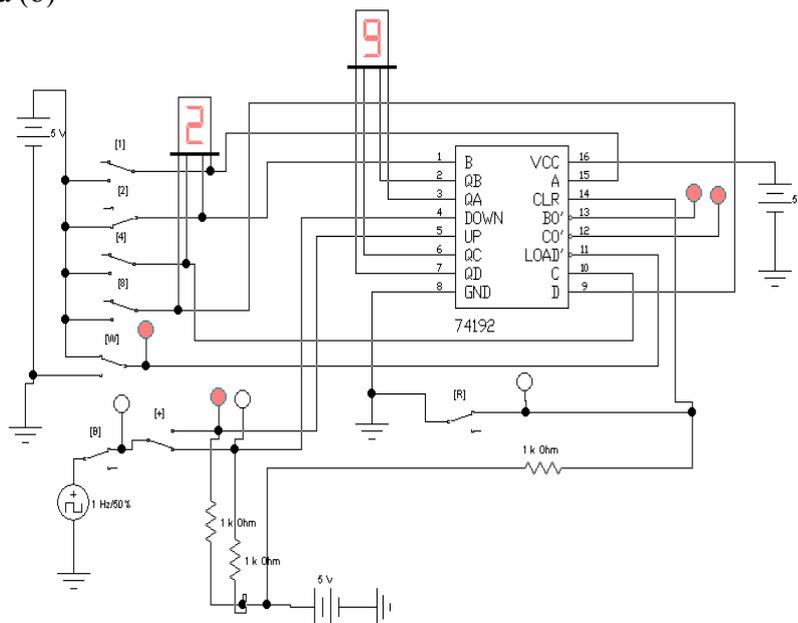


Рисунок 5.8 Реверсивный двоично-десятичный счётчик К155ИЕ6(74192)

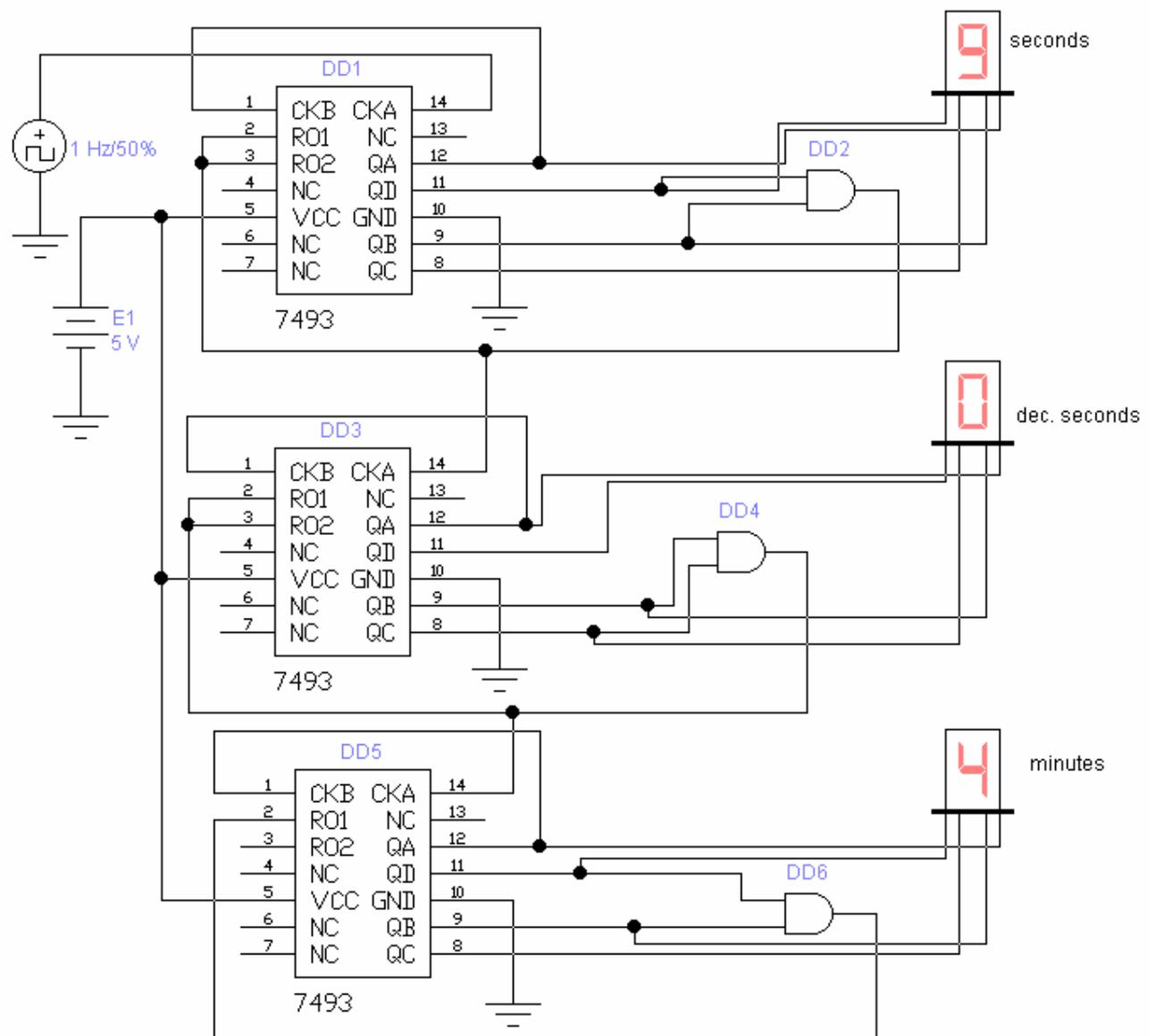


Рисунок 5.9 Схема секундомера

Контрольные вопросы

1. Какое устройство называют счетчиком?
2. Что называют коэффициентом счета?
3. Чем характеризуется быстродействие счетчика?
4. По каким параметрам классифицируются счетчики?
5. В чем заключаются преимущества синхронных счетчиков относительно асинхронных, и в каких случаях применение асинхронных счетчиков оправдано?
6. Что вы знаете о счетчике К155ИЕ9?

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.

4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 5) [1-7]

Пример использования реверсивных счётчиков в системах позиционирования.

5.8 Лабораторная работа № 8. ПОСТРОЕНИЕ СХЕМ ЦАП И АЦП

5.8.1 Цель работы

Изучить работу цифро-аналогового и аналого-цифрового преобразователей.

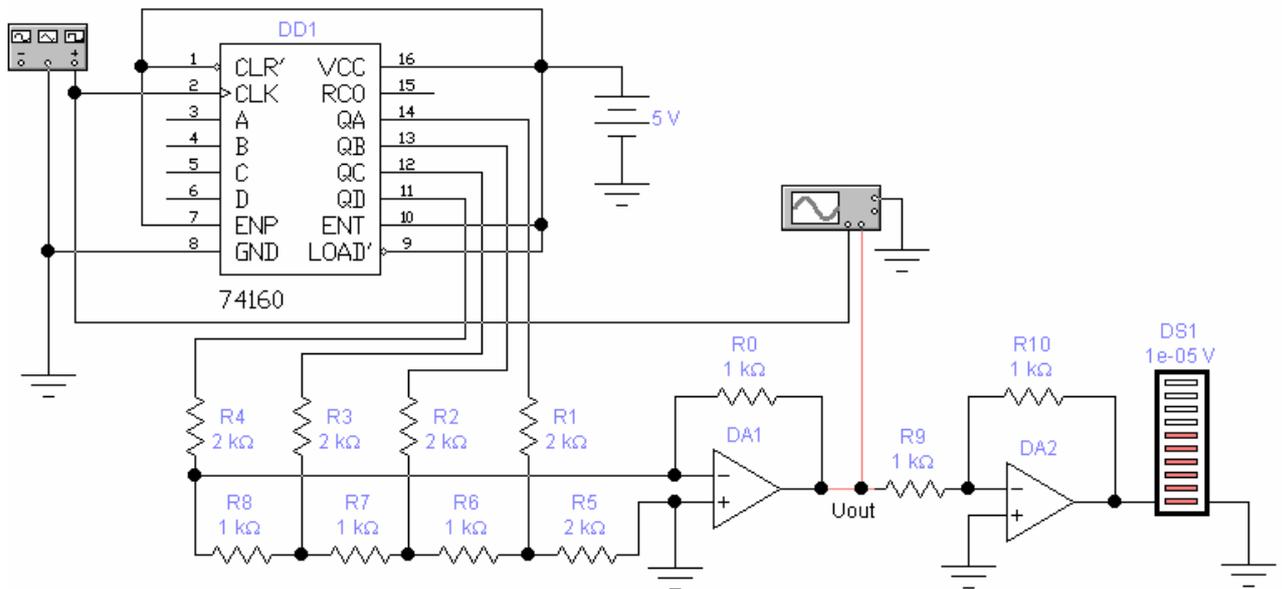


Рисунок 5.10 Четырехразрядный ЦАП лестничного типа

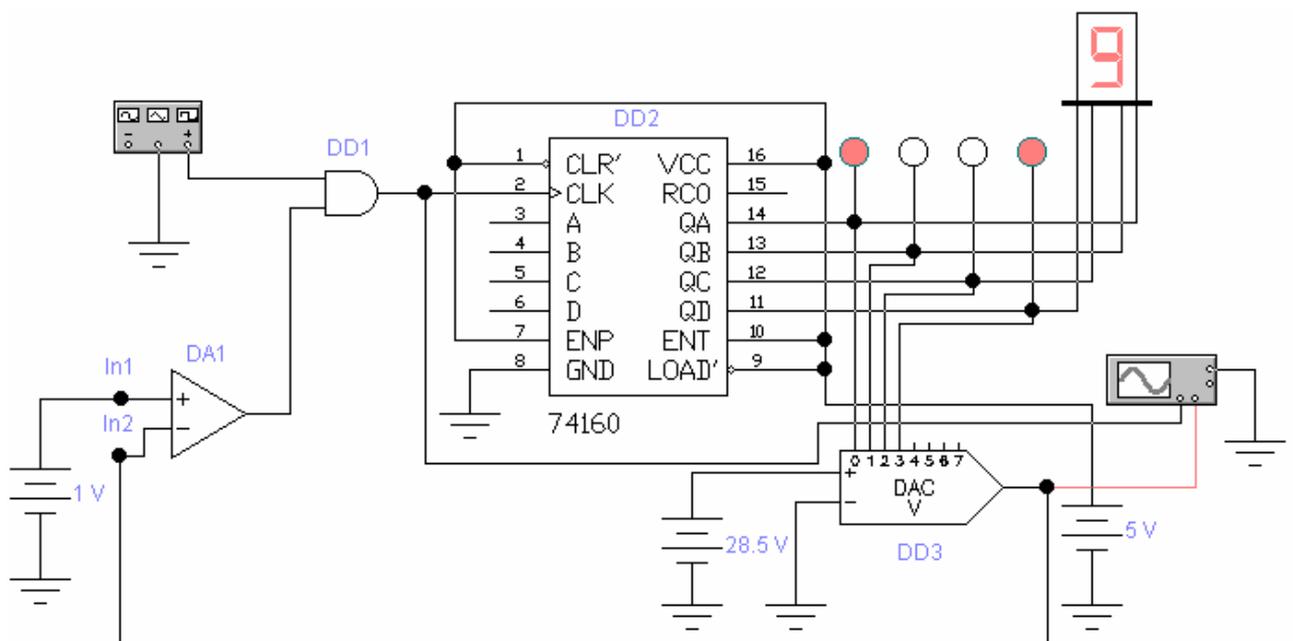


Рисунок 5.11 АЦП с динамической компенсацией

5.8.2 Содержание лабораторной работы

Задание:

1. Загрузить из базы данных комплекса "LAB-DIGITAL" файл Lmps8_1.ewb (схема изображена на рисунке 5.10).

а) Взяв за основу данный файл, необходимо разработать n-разрядный ЦАП лестничного типа. Данные для каждого из вариантов взять из таблицы 5.3.

В отчете должны содержаться схема, осциллограмма выходного сигнала, выводы о проделанной работе.

Таблица 5.3 Количество разрядов ЦАП для каждого варианта

№ варианта	Кол-во разрядов	№ варианта	Кол-во разрядов	№ варианта	Кол-во разрядов
1	5	8	6	15	7
2	6	9	7	16	5
3	7	10	5	17	6
4	5	11	6	18	7
5	6	12	7	19	5
6	7	13	5	20	6
7	5	14	6	21	7

2. Загрузить из базы данных комплекса "LAB-DIGITAL" файл Lmps8_2.ewb (схема изображена на рисунке 5.11).

Задание

а) Взяв за основу данный файл, необходимо разработать схему АЦП с динамической компенсацией. Величина приложенного напряжения ко входу In1 равна $U=N+1$ В, где N – номер варианта. Количество разрядов для четных вариантов равно 5, для нечетных – 6.

В отчете должны содержаться схема, осциллограммы сигнала на входе счетчика и на выходе ЦАП, выводы о проделанной работе.

3. Самостоятельно исследовать работу идеального АЦП из библиотеки EWB, описать методику проведения исследования, зарисовать исследуемую схему и выводы о проделанной работе.

Контрольные вопросы

1. Что такое ЦАП и АЦП?
2. От каких параметров зависит напряжение на выходе ЦАП лестничного типа?
3. Что произойдет если один из резисторов “номинала R” в матрице R-2R, будет отличаться от остальных?
4. Какие параметры АЦП являются основными?
5. Опишите работу АЦП с динамической компенсацией.
6. На что и какое влияние оказывает величина опорного напряжения ЦАП?

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.

3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для втузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 6) [1-9]

1. Способы повышения быстродействия АЦП;
2. Сопряжение ЦАП и АЦП с микропроцессорными средствами.

2.9 Лабораторная работа № 9. ИССЛЕДОВАНИЕ РАБОТЫ МУЛЬТИПЛЕКСОРОВ И ДЕМУЛЬТИПЛЕКСОРОВ

5.9.1 Цель работы

Изучить работу коммутирующих устройств – мультиплексоров и демультиплексоров.

5.9.2 Содержание лабораторной работы

Задание:

Провести исследование работы библиотечных мультиплексоров: для четных вариантов – ИМС 74151, для нечетных – ИМС 74150. Описать методику проведения исследования, зарисовать исследуемую схему, и записать выводы о проделанной работе. На рисунке 5.12 приведена схема реализации мультиплексора 74151, на входы адреса мультиплексора поступают сигналы с двоичного счетчика, выходной код которого меняется каждую секунду, выбор информационного входа мультиплексора осуществляется с помощью ключей, нажатием клавиш от 0 до 7, соответствующих каждому из информационных входов.

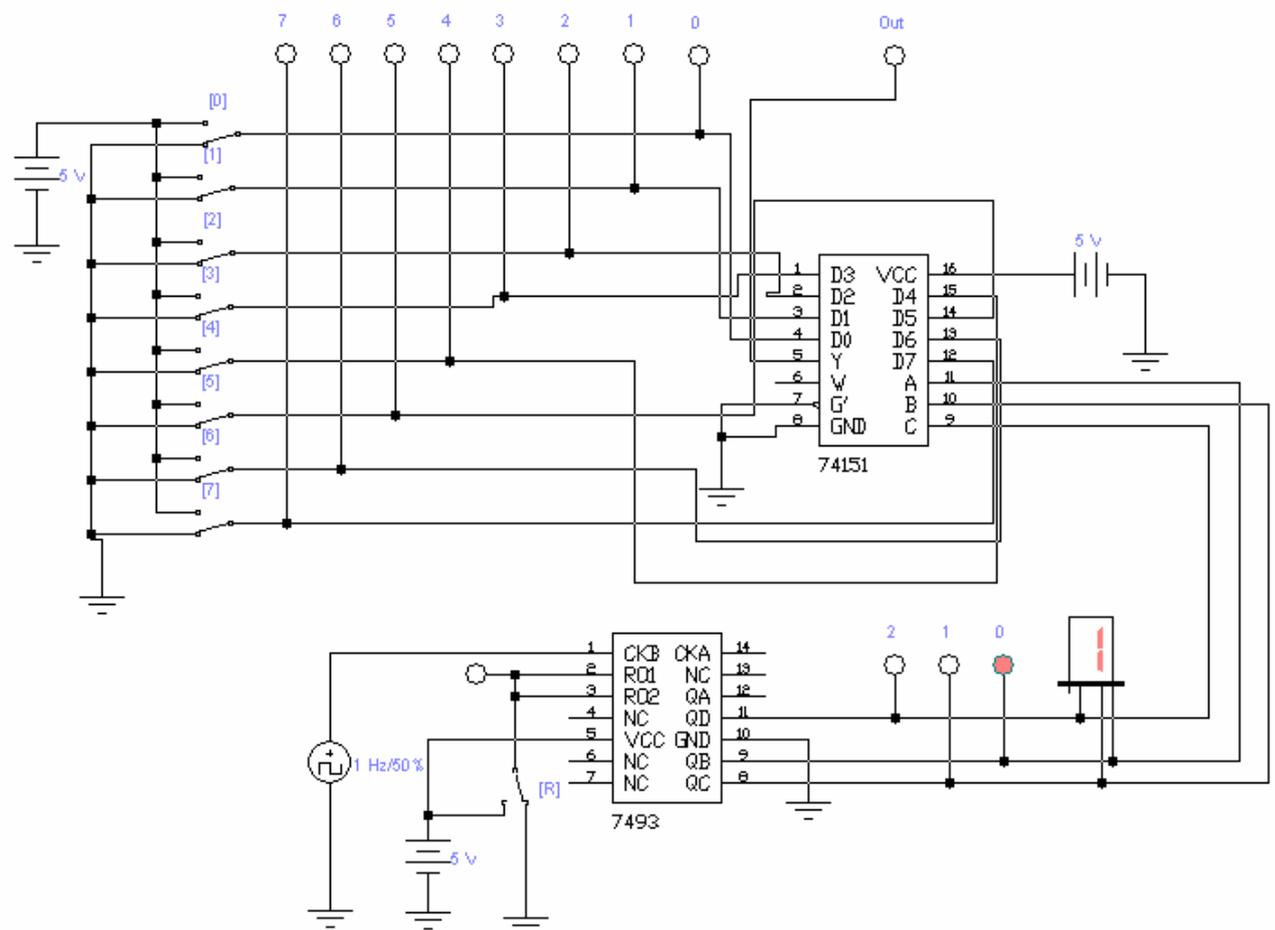


Рисунок 5.12 Схема исследования работы мультиплексора (файл Lmps9_1.ewb)

Контрольные вопросы

1. Для чего необходим мультиплексор?
2. Объясните назначение выводов микросхемы К155КП7?
3. В чем разница между мультиплексором и демultipлексором?

Рекомендуемая литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб.:БХВ – Петербург, 2000. – 528 с.
2. Бирюков С.А. Применение цифровых микросхем серии ТТЛ и КМОП. 2-е изд. – М.: ДМК, 2000. – 240 с.
3. Калабеков Л.А. Цифровые устройства и микропроцессорные системы. 2-е изд. – М.: Горячая линия–Телеком, 2005. – 336 с.
4. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. Учебное пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
5. Бойко В.И., Гурджий А.Н., Жуков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. СПб.:БХВ – Петербург, 2004. – 512 с.

Контрольные задания для СРС (тема 6) [1-2]

Способы использования мультиплексора для реализации устройств комбинационной логики.

6 Тематический план самостоятельной работы студента с преподавателем

Наименование темы СРСП	Цель занятия	Форма проведения занятия	Содержание задания	Рекомендуемая литература
Тема 1. Логические функции	Углубление знаний по данной теме	Устный опрос, обсуждение докладов	Подготовка ответов на контрольные вопросы по данной теме	[1, стр.5-14; 5, стр.3-4; 10, стр.3]
Тема 2. Способы задания логических функций	Углубление знаний по данной теме	Устный опрос, обсуждение докладов	Подготовка докладов и ответов на контрольные вопросы по данной теме	[4, стр.5-8; 5, стр.5-12, 27-29, 43-45]
Тема 3. Комбинационные устройства	Углубление знаний по данной теме	Устный опрос, решение задач	Подготовка ответов на контрольные вопросы и решение задач по данной теме	[1, стр.22-42; 4, стр.11-6; 5, стр.5-27, 29-72; 7, стр.3-6]
Тема 4. Последовательностные логические устройства	Углубление знаний по данной теме	Устный опрос, обсуждение докладов	Подготовка докладов и ответов на контрольные вопросы по данной теме	[1, стр. 56; 5, стр.72-86; 7, стр.7-8]
Тема 5. Счетчики импульсов	Углубление знаний по данной теме	Устный опрос, обсуждение докладов	Подготовка докладов и ответов на контрольные вопросы по данной теме	[1, стр.56, 60, 84-90, 133, 136-138; 2, стр.143-204; 7, стр.39-42]
Тема 6. ЦАП и АЦП	Углубление знаний по данной теме	Устный опрос, обсуждение докладов	Подготовка докладов и ответов на контрольные вопросы по данной теме	[1, стр.82-97, 100-102, 105-126, 441-451, 630-638; 2, стр.95-120; 7, стр.31-34]

Наименование темы СРСП	Цель занятия	Форма проведения занятия	Содержание задания	Рекомендуемая литература
Тема 7. Мультиплексоры	Углубление знаний по данной теме	Устный опрос, обсуждение докладов	Подготовка докладов и ответов на контрольные вопросы по данной теме	[1, стр.60-64, 89, 92-97, 105-108; 2, стр.242-258; 7, стр.36-39]
Лабораторная работа №1. «Проверка таблицы истинности основных логических элементов»	Целью лабораторной работы является экспериментальное получение таблиц соответствия логических элементов	Выполнение лабораторной работы на виртуальном лабораторном комплексе	Согласно заданию по данной лабораторной работе	[17, стр.12-57; 18, стр.4-35]
Лабораторная работа №2. «Основы алгебры логики»	Изучение основных законов алгебры логики. Проверка основных законов алгебры логики экспериментальным путём при помощи логических элементов и коммутационных устройств.	Выполнение лабораторной работы на виртуальном лабораторном комплексе	Согласно заданию по данной лабораторной работе	[2, стр.156-178; 17, стр.95-107; 18, стр.4-35]
Лабораторная работа №3. «Проектирование Шифратора»	Изучить работу шифратора и научиться его проектировать.	Выполнение лабораторной работы на виртуальном лабораторном комплексе	Согласно заданию по данной лабораторной работе	[11, стр.175-178; 19, стр.3-65]
Лабораторная работа №4. «Проектирование дешифратора»	Изучить работу дешифратора и научиться его проектировать.	Выполнение лабораторной работы на виртуальном лабораторном комплексе	Согласно заданию по данной лабораторной работе	[4, стр.17-19; 10, стр.14-18, 45-49]
Лабораторная работа №5. «Проектирование кодопреобразователя»	Изучить работу кодопреобразователя и научиться его проектировать.	Выполнение лабораторной работы на виртуальном лабораторном комплексе	Согласно заданию по данной лабораторной работе	[10, стр.7-9, 45-54; 11, стр.175-178]
Лабораторная работа №6. «Исследование	Понять принцип работы триггеров. Научиться	Выполнение лабораторной работы на	Согласно заданию по данной	[10, стр.7-9, 45-54; 11, стр.175-178]

Наименование темы СРСП	Цель занятия	Форма проведения занятия	Содержание задания	Рекомендуемая литература
последовательных схем. Триггеры»	строить временные диаграммы, уметь на их основе восстанавливать схему.	виртуальном лабораторном комплексе	лабораторной работе	
Лабораторная работа №7. «Исследование работы счетчиков»	Понять принцип работы счетчиков. Изучить асинхронные и синхронные счетчики.	Выполнение лабораторной работы на виртуальном лабораторном комплексе	Согласно заданию по данной лабораторной работе	[10, стр.7-9, 45-54; 11, стр.175-178]
Лабораторная работа №8. «Построение схем ЦАП и АЦП»	Изучить работу цифро-аналогового и аналого-цифрового преобразователей.	Выполнение лабораторной работы на виртуальном лабораторном комплексе	Согласно заданию по данной лабораторной работе	[10, стр.7-9, 45-54; 11, стр.175-178]
Лабораторная работа №9. «Исследование работы мультиплексоров и демultipлексоров»	Изучить работу мультиплексоров и демultipлексоров.	Выполнение лабораторной работы на виртуальном лабораторном комплексе	Согласно заданию по данной лабораторной работе	[10, стр.7-9, 45-54; 11, стр.175-178]

7 Материалы для контроля знаний студентов в период рубежного контроля и итоговой аттестации

7.1 Тематика письменных работ по дисциплине

Тематика рефератов и контрольных работ

1. Системы счисления. История развития.
2. Схемотехника основных логических элементов
3. Способы описания работы логических устройств
4. Основные комбинационные устройства
5. Последовательностные устройства
6. Счётчики в системах промышленной автоматики
7. Регистры в составе микропроцессорных устройств
8. Цифро-аналоговое преобразование.
9. Аналого-цифровое преобразование
10. История развития арифметико-логических устройств
11. Цифровые автоматы
12. Генераторы и формирователи импульсов на базе цифровых микросхем
13. ПЗУ основы организации и построения
14. ОЗУ – этапы развития и области применения
15. История развития микропроцессорной техники
16. Микроконтроллеры
17. Сигнальные процессоры
18. Применение микропроцессорной техники в автоматизации технологических процессов

7.2 Вопросы (тестовые задания) для самоконтроля

1. Дайте определение понятию «Логическая переменная»
2. Основные способы описания работы логических устройств
3. Основные аксиомы, теоремы и тождества алгебры логики
4. Какие ограничения при использовании комбинационных устройств?
5. Области применения мультиплексоров
6. Какие основные типы триггеров
7. Какие основные разновидности счётчиков
8. Каково назначение регистров
9. Способы цифро-аналогового преобразования
10. Способы аналого-цифрового преобразования
11. Основные узлы микропроцессорной системы
12. Какими возможностями обладает ППП *Electronics Workbench*?
13. Опишите порядок работы с *Electronics Workbench* при создании и анализе работы новых проектов в его программной среде.
14. Какой способ аналого-цифрового преобразования используется в абсолютных шифраторах?
15. Дайте определение и краткую характеристику микроконтроллеру.
16. Какие методы логического синтеза дискретных устройств Вам известны? В чем они заключаются?
17. В чем сущность минимизации СДНФ на основе карт Карно (диаграмм Вейча)?
18. Какая последовательность действий рекомендуется при синтезе логических схем управления?

7.3 Экзаменационные билеты (тесты)

\$\$\$ 1

ЛОГИЧЕСКИЙ ЭЛЕМЕНТ "И-НЕ" РЕАЛИЗУЕТ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

- A) Пирса;
- B) Шеффера;
- C) дизъюнкции;
- D) конъюнкции;
- E) инверсии.

\$\$\$ 2

ЛОГИЧЕСКИЙ ЭЛЕМЕНТ "ИЛИ-НЕ" РЕАЛИЗУЕТ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

- A) конъюнкции;
- B) дизъюнкции;
- C) Шеффера;
- D) инверсии;
- E) Пирса.

\$\$\$ 3

ЛОГИЧЕСКИЙ ЭЛЕМЕНТ "И" РЕАЛИЗУЕТ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

- A) конъюнкции;
- B) дизъюнкции;
- C) Шеффера;
- D) Пирса;
- E) инверсии.

\$\$\$ 4

ЛОГИЧЕСКИЙ ЭЛЕМЕНТ "ИЛИ" РЕАЛИЗУЕТ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

- A) конъюнкции;
- B) инверсии;
- C) Пирса;
- D) Шеффера;
- E) дизъюнкции.

\$\$\$ 5

ЛОГИЧЕСКИЙ ЭЛЕМЕНТ "НЕ" РЕАЛИЗУЕТ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

- A) конъюнкции;
- B) Пирса;
- C) дизъюнкции;
- D) инверсии;
- E) Шеффера.

\$\$\$ 6

ЛОГИЧЕСКАЯ ФУНКЦИЯ КОНЪЮНКЦИИ РЕАЛИЗУЕТСЯ ЛОГИЧЕСКИМ ЭЛЕМЕНТОМ:

- A) И;
- B) НЕ;
- C) ИЛИ;
- D) И-НЕ;
- E) ИЛИ-НЕ.

\$\$\$ 7

ЛОГИЧЕСКАЯ ФУНКЦИЯ ДИЗЬЮНКЦИИ РЕАЛИЗУЕТСЯ ЛОГИЧЕСКИМ ЭЛЕМЕНТОМ:

- A) ИЛИ;
- B) И;
- C) НЕ;
- D) ИЛИ-НЕ;
- E) И-НЕ.

\$\$\$ 8

ЛОГИЧЕСКАЯ ФУНКЦИЯ ШЕФФЕРА РЕАЛИЗУЕТСЯ ЛОГИЧЕСКИМ ЭЛЕМЕНТОМ:

- A) И;
- B) НЕ;
- C) ИЛИ;
- D) И-НЕ;
- E) ИЛИ-НЕ.

\$\$\$ 9

ЛОГИЧЕСКАЯ ФУНКЦИЯ ПИРСА РЕАЛИЗУЕТСЯ ЛОГИЧЕСКИМ ЭЛЕМЕНТОМ:

- A) ИЛИ;
- B) ИЛИ-НЕ;
- C) НЕ;
- D) И-НЕ;
- E) И.

\$\$\$ 10

ЛОГИЧЕСКАЯ ФУНКЦИЯ ИНВЕРСИИ РЕАЛИЗУЕТСЯ ЛОГИЧЕСКИМ ЭЛЕМЕНТОМ:

- A) И
- B) ИЛИ;
- C) НЕ;
- D) ИЛИ-НЕ;
- E) И-НЕ.

\$\$\$ 11

КАКОЙ ЛОГИЧЕСКИЙ ЭЛЕМЕНТ МОЖЕТ ИМЕТЬ ТОЛЬКО –2- ВХОДА:

- A) Исключающее ИЛИ;
- B) ИЛИ-НЕ;
- C) НЕ;
- D) ИЛИ;
- E) И-НЕ.

\$\$\$ 12

КАКОЙ ЛОГИЧЕСКИЙ ЭЛЕМЕНТ МОЖЕТ ИМЕТЬ ТОЛЬКО –1- ВХОД:

- A) И;
- B) Исключающее ИЛИ;
- C) ИЛИ-НЕ;
- D) НЕ;
- E) ИЛИ.

\$\$\$ 13

КАКИМ МОЖЕТ БЫТЬ ЧИСЛО ВХОДОВ ЭЛЕМЕНТА "НЕ":

- A) меньше 2;
- B) только 2;
- C) больше 2;
- D) больше 1;
- E) только четным.

\$\$\$ 14

КАКИМ МОЖЕТ БЫТЬ ЧИСЛО ВХОДОВ ЭЛЕМЕНТА "И":

- A) только 2;
- B) меньше 2;
- C) только 1;
- D) больше 2;
- E) больше 1.

\$\$\$ 15

КАКИМ МОЖЕТ БЫТЬ ЧИСЛО ВХОДОВ ЭЛЕМЕНТА "ИЛИ":

- A) только 1;
- B) больше 2;
- C) больше 1;
- D) только 2;
- E) меньше 2.

\$\$\$ 16

КАКИМ МОЖЕТ БЫТЬ ЧИСЛО ВХОДОВ ЭЛЕМЕНТА "И-НЕ":

- A) меньше 2;
- B) больше 1;
- C) только 1;
- D) больше 2;
- E) только 2.

\$\$\$ 17

КАКИМ МОЖЕТ БЫТЬ ЧИСЛО ВХОДОВ ЭЛЕМЕНТА "ИЛИ-НЕ":

- A) только 2;
- B) больше 2;
- C) больше 1;
- D) только 1;
- E) меньше 2.

\$\$\$ 18

КАКИМ МОЖЕТ БЫТЬ ЧИСЛО ВХОДОВ ЭЛЕМЕНТА "ИСКЛЮЧАЮЩЕЕ ИЛИ":

- A) только 2;
- B) меньше 2;
- C) только 1;
- D) больше 1;
- E) больше 2.

\$\$\$ 19

КАКИМ СИМВОЛОМ ОБОЗНАЧАЕТСЯ ЛОГИЧЕСКИЙ ЭЛЕМЕНТ, РЕАЛИЗУЮЩИЙ ОПЕРАЦИЮ ЛОГИЧЕСКОГО УМНОЖЕНИЯ:

- A) \oplus ;
- B) $\&$;
- C) \bullet ;
- D) $=1$;
- E) 1.

\$\$\$ 20

КАКИМ СИМВОЛОМ ОБОЗНАЧАЕТСЯ ЛОГИЧЕСКИЙ ЭЛЕМЕНТ, РЕАЛИЗУЮЩИЙ ОПЕРАЦИЮ ЛОГИЧЕСКОГО СЛОЖЕНИЯ:

- A) $=1$;
- B) $\&$;
- C) δ ;
- D) \wedge ;
- E) 1.

\$\$\$ 21

КАКИМ СИМВОЛОМ ОБОЗНАЧАЕТСЯ ЛОГИЧЕСКИЙ ЭЛЕМЕНТ, РЕАЛИЗУЮЩИЙ ОПЕРАЦИЮ "СЛОЖЕНИЯ ПО МОДУЛЮ 2" :

- A) $\&$;
- B) α ;
- C) 1;
- D) $=1$;
- E) \wedge .

\$\$\$ 22

ПРИ КАКОЙ ВХОДНОЙ КОМБИНАЦИИ ЭЛЕМЕНТ "ЗИ" ДАСТ ЛОГИЧЕСКУЮ ЕДИНИЦУ НА ВЫХОДЕ?

- A) 000;
- B) 010;
- C) 001;
- D) 111;
- E) 011.

\$\$\$ 23

ПРИ КАКОЙ ВХОДНОЙ КОМБИНАЦИИ ЭЛЕМЕНТ "ЗИЛИ" ДАСТ ЛОГИЧЕСКИЙ НОЛЬ НА ВЫХОДЕ?

- A) 101;
- B) 000;
- C) 100;
- D) 110;
- E) 011.

\$\$\$ 24

ПРИ КАКОЙ ВХОДНОЙ КОМБИНАЦИИ ЭЛЕМЕНТ ЗИ-НЕ ДАСТ ЛОГИЧЕСКИЙ НОЛЬ НА ВЫХОДЕ?

- A) 101;
- B) 110;
- C) 111;

- D) 000;
- E) 100.

\$\$\$ 25

ПРИ КАКОЙ ВХОДНОЙ КОМБИНАЦИИ ЭЛЕМЕНТ "ЗИЛИ-НЕ" ДАСТ ЛОГИЧЕСКУЮ ЕДИНИЦУ НА ВЫХОДЕ?

- A) 010;
- B) 111;
- C) 011;
- D) 000;
- E) 001.

\$\$\$ 26

АНАЛОГИЧНО КАКОМУ ЛОГИЧЕСКОМУ ЭЛЕМЕНТУ РАБОТАЕТ СХЕМА С ПАРАЛЛЕЛЬНО ВКЛЮЧЕННЫМИ КЛЮЧАМИ:

- A) ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИЛИ;
- E) И–НЕ.

\$\$\$ 27

АНАЛОГИЧНО КАКОМУ ЛОГИЧЕСКОМУ ЭЛЕМЕНТУ РАБОТАЕТ СХЕМА С ПОСЛЕДОВАТЕЛЬНО ВКЛЮЧЕННЫМИ КЛЮЧАМИ:

- A) ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИЛИ;
- E) И–НЕ;

\$\$\$ 28

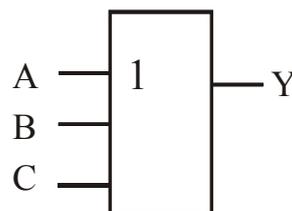
КАКОЙ ИЗ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ ДАЕТ НА ВЫХОДЕ «1» ТОЛЬКО В ТОМ СЛУЧАЕ, КОГДА СИГНАЛЫ НА ДВУХ ВХОДАХ НЕ ОДИНАКОВЫ:

- A) ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИЛИ;
- E) И–НЕ;

\$\$\$ 29

СИГНАЛ ЛОГИЧЕСКОЙ «1» НА ВЫХОДЕ «Y» БУДЕТ ПРИСУТСТВОВАТЬ ПРИ УСЛОВИИ, ЧТО СИГНАЛЫ «ВЫСОКОГО УРОВНЯ» ПОДАНЫ:

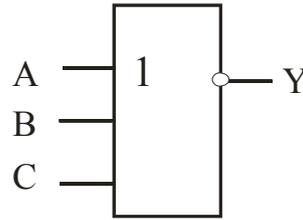
- A) только на входы A и C;
- B) только на входы B и C;
- C) на входы A, B и C;
- D) на любые входы;
- E) только на любые два входы.



\$\$\$ 30

СИГНАЛ ЛОГИЧЕСКОЙ «1» НА ВЫХОДЕ «Y» БУДЕТ ПРИСУТСТВОВАТЬ ПРИ УСЛОВИИ, ЧТО СИГНАЛЫ «ВЫСОКОГО УРОВНЯ» ПОДАНЫ:

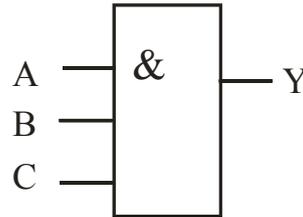
- A) только на входы A и C;
- B) только на входы B и C;
- C) на входы A, B и C;
- D) ни на один вход;
- E) только на любые два входа.



\$\$\$ 31

СИГНАЛ ЛОГИЧЕСКОЙ «1» НА ВЫХОДЕ «Y» БУДЕТ ПРИСУТСТВОВАТЬ ПРИ УСЛОВИИ, ЧТО СИГНАЛЫ «ВЫСОКОГО УРОВНЯ» ПОДАНЫ:

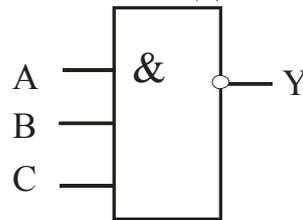
- A) только на входы A и C;
- B) только на входы B и C;
- C) на входы A, B и C;
- D) ни на один вход;
- E) только на любые два входа.



\$\$\$ 32

СИГНАЛ ЛОГИЧЕСКОГО «0» НА ВЫХОДЕ «Y» БУДЕТ ПРИСУТСТВОВАТЬ ПРИ УСЛОВИИ, ЧТО СИГНАЛЫ «ВЫСОКОГО УРОВНЯ» ПОДАНЫ:

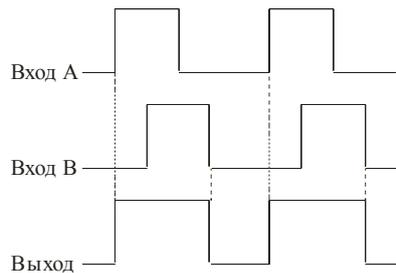
- A) только на входы A и C;
- B) только на входы B и C;
- C) на входы A, B и C;
- D) ни на один вход;
- E) только на любые два входа.



\$\$\$ 33

ВХОДНЫЕ И ВЫХОДНЫЕ СИГНАЛЫ СООТВЕТСТВУЮТ ЛОГИЧЕСКОМУ ЭЛЕМЕНТУ:

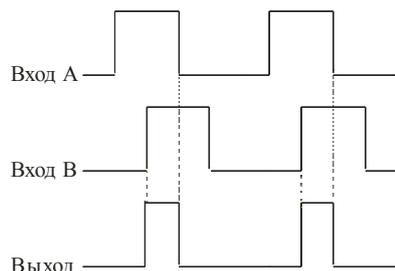
- A) И;
- B) ИЛИ;
- C) Исключающее ИЛИ;
- D) ИЛИ-НЕ;
- E) И-НЕ.



\$\$\$ 34

ВХОДНЫЕ И ВЫХОДНЫЕ СИГНАЛЫ СООТВЕТСТВУЮТ ЛОГИЧЕСКОМУ ЭЛЕМЕНТУ:

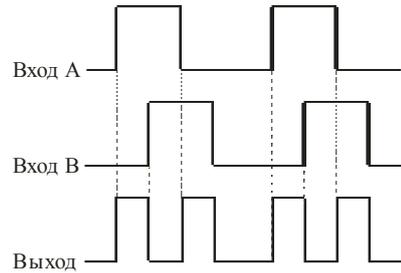
- A) И;
- B) ИЛИ;
- C) Исключающее ИЛИ;
- D) ИЛИ-НЕ;
- E) И-НЕ.



\$\$\$ 35

ВХОДНЫЕ И ВЫХОДНЫЕ СИГНАЛЫ СООТВЕТСТВУЮТ ЛОГИЧЕСКОМУ ЭЛЕМЕНТУ:

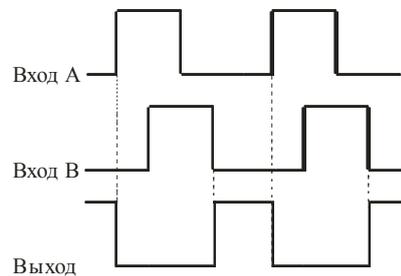
- A) И;
- B) ИЛИ;
- C) Исключающее ИЛИ;
- D) ИЛИ-НЕ;
- E) И-НЕ.



\$\$\$ 36

ВХОДНЫЕ И ВЫХОДНЫЕ СИГНАЛЫ СООТВЕТСТВУЮТ ЛОГИЧЕСКОМУ ЭЛЕМЕНТУ:

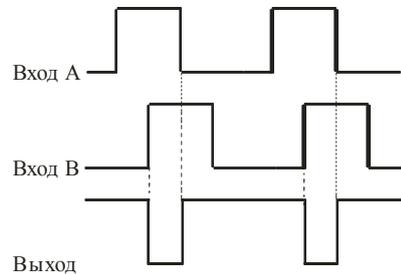
- A) И;
- B) ИЛИ;
- C) Исключающее ИЛИ;
- D) ИЛИ-НЕ;
- E) И-НЕ.



\$\$\$ 37

ВХОДНЫЕ И ВЫХОДНЫЕ СИГНАЛЫ СООТВЕТСТВУЮТ ЛОГИЧЕСКОМУ ЭЛЕМЕНТУ:

- A) И;
- B) ИЛИ;
- C) Исключающее ИЛИ;
- D) ИЛИ-НЕ;
- E) И-НЕ.



\$\$\$ 38

КАКАЯ ИЗ ПЕРЕЧИСЛЕННЫХ НИЖЕ ЛОГИЧЕСКИХ СХЕМ С ДВУМЯ ВХОДАМИ

РЕАЛИЗУЕТ ФУНКЦИЮ $F = \overline{A * B}$?

- A) И;
- B) ИЛИ;
- C) Исключающее ИЛИ;
- D) ИЛИ-НЕ;
- E) И-НЕ.

\$\$\$ 39

КАКАЯ ИЗ ПЕРЕЧИСЛЕННЫХ НИЖЕ ЛОГИЧЕСКИХ СХЕМ С ДВУМЯ ВХОДАМИ

РЕАЛИЗУЕТ ФУНКЦИЮ $F = \overline{A + B}$?

- A) И;
- B) ИЛИ;
- C) Исключающее ИЛИ;
- D) ИЛИ-НЕ;
- E) И-НЕ.

\$\$\$ 40

БУЛЕВО ВЫРАЖЕНИЕ ДЛЯ ФУНКЦИИ «ИСКЛЮЧАЮЩЕЕ ИЛИ» ИМЕЕТ ВИД:

- A) $(A + \bar{B}) \cdot (\bar{A} + B)$;
- B) $\bar{A} \cdot B + A \cdot \bar{B}$;
- C) $\overline{\bar{A} \cdot B + A \cdot \bar{B}}$;
- D) $\bar{A} \cdot \bar{B} + A \cdot B$;
- E) $(A + B) \cdot (A + B)$.

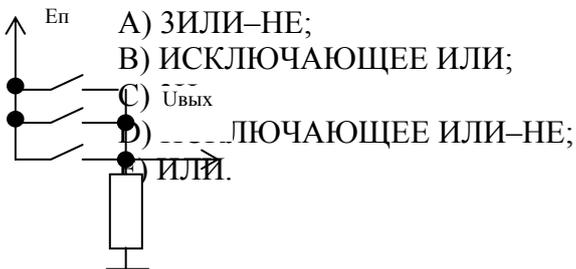
\$\$\$ 41

БУЛЕВО ВЫРАЖЕНИЕ ДЛЯ ФУНКЦИИ «ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ» ИМЕЕТ ВИД:

- A) $(A + \bar{B}) \cdot (\bar{A} + B)$;
- B) $\bar{A} \cdot B + A \cdot \bar{B}$;
- C) $\overline{\bar{A} \cdot B + A \cdot \bar{B}}$;
- D) $\bar{A} \cdot \bar{B} + A \cdot B$;
- E) $(A + B) \cdot (A + B)$.

\$\$\$ 42

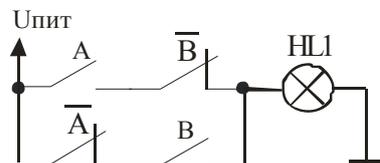
ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:



\$\$\$ 43

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

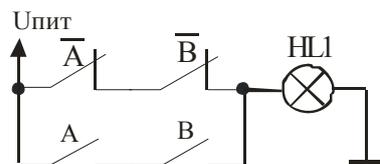
- A) ИЛИ-НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И-НЕ;
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ;
- E) ИЛИ.



\$\$\$ 44

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

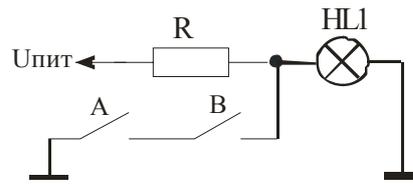
- A) ИЛИ-НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И-НЕ;
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ;
- E) ИЛИ.



\$\$\$ 45

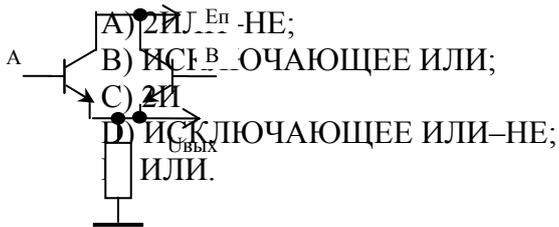
ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

- A) ИЛИ-НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И-НЕ;
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ;
- E) И.



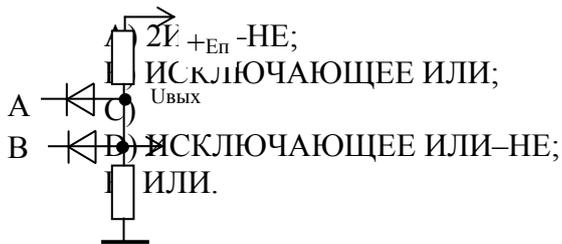
\$\$\$ 46

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:



\$\$\$ 47

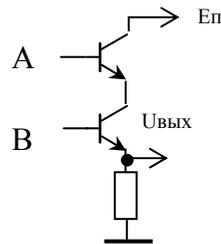
ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:



\$\$\$ 48

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

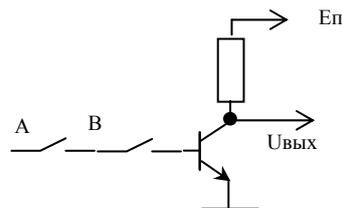
- A) 2ИЛИ-НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИЛИ;
- E) И-НЕ.



\$\$\$ 49

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

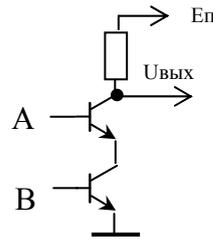
- A) 2ИЛИ-НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИЛИ;
- E) И-НЕ.



\$\$\$ 50

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

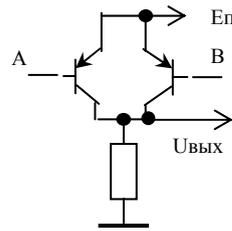
- A) 2ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИЛИ;
- E) И–НЕ.



\$\$\$ 51

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

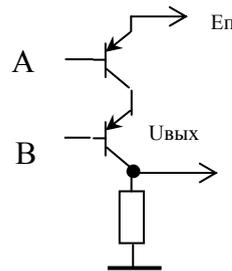
- A) И–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ–НЕ;
- C) И;
- D) ИЛИ;
- E) 2ИЛИ–НЕ.



\$\$\$ 52

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

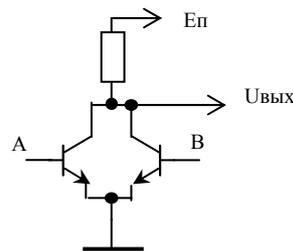
- A) ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) 2И;
- D) ИЛИ;
- E) 2И–НЕ.



\$\$\$ 53

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

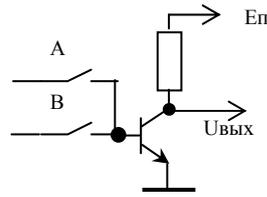
- A) 2ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) 2И;
- D) 2ИЛИ;
- E) 2И–НЕ.



\$\$\$ 54

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

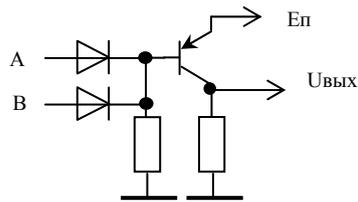
- A) 2ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ–НЕ;
- C) И;
- D) 2ИЛИ;
- E) 2И–НЕ.



\$\$\$ 55

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

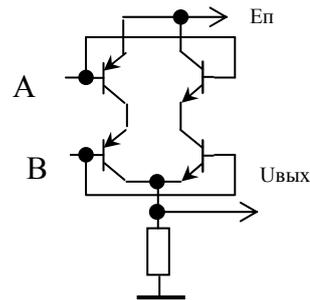
- A) 2И–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) 2И;
- D) 2ИЛИ;
- E) ИЛИ–НЕ.



\$\$\$ 56

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

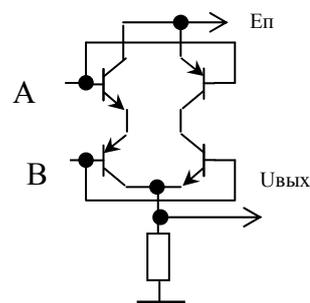
- A) 2ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И–НЕ;
- D) ИЛИ;
- E) ИСКЛЮЧАЮЩЕЕ ИЛИ–НЕ.



\$\$\$ 57

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

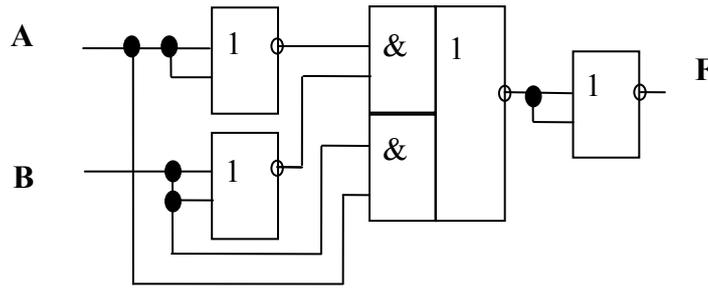
- A) 2ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И–НЕ;
- D) ИЛИ;
- E) ИСКЛЮЧАЮЩЕЕ ИЛИ–НЕ.



\$\$\$ 58

УКАЗАТЬ ВЫРАЖЕНИЕ СООТВЕТСТВУЮЩЕЕ СХЕМЕ:

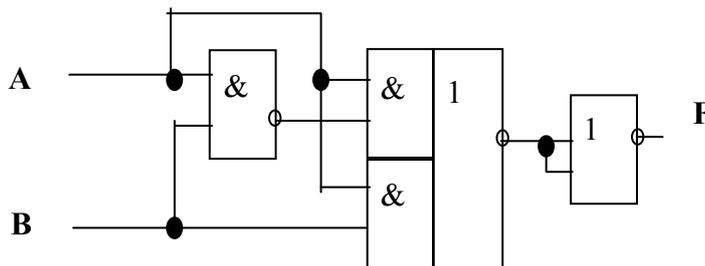
- A) $AB + \overline{A}\overline{B}$
- B) $\overline{\overline{A}\overline{B} + \overline{A}\overline{B}}$
- C) $\overline{A}\overline{B} + \overline{A}\overline{B}$
- D) $AB + \overline{A}\overline{B}$
- E) $\overline{A}\overline{B} + \overline{A}\overline{B}$



\$\$\$ 59

УКАЗАТЬ ВЫРАЖЕНИЕ СООТВЕТСТВУЮЩЕЕ СХЕМЕ:

- A) $\overline{\overline{A}\overline{B} * A + AB}$
- B) $\overline{\overline{A}\overline{B} * A + AB}$
- C) $\overline{A}\overline{B} + A(AB)$
- D) A
- E) $\overline{A}\overline{B} + A(AB)$



\$\$\$ 60

УКАЗАТЬ СООТНОШЕНИЕ, В КОТОРОМ ДОПУЩЕНА ОШИБКА:

- A) $A(B+C) = AB + AC$
- B) $A+BC = (A+B)(A+C)$
- C) $\overline{A}\overline{B} + \overline{A}\overline{C} = \overline{A}\overline{B}(A+C)$
- D) $(A+B)(A+\overline{B}) = A$
- E) $A + \overline{A}\overline{B} = AB$

\$\$\$ 61

УКАЗАТЬ СООТНОШЕНИЕ, В КОТОРОМ ДОПУЩЕНА ОШИБКА:

- A) $A+BC = (A+B)(A+C)$
- B) $\overline{ABC} = \overline{A} + \overline{B} + \overline{C}$
- C) $AB + AC = A(B+C)$
- D) $(A+B) + (A+\overline{B}) = A$
- E) $\overline{A}\overline{B}\overline{C} = \overline{A+B+C}$

\$\$\$ 62

УКАЗАТЬ СООТНОШЕНИЕ, В КОТОРОМ ДОПУЩЕНА ОШИБКА:

- A) $A + \overline{A}\overline{B} = A+B$
- B) $AB + \overline{A}\overline{B} = A$
- C) $A(\overline{A+B}) = AB$
- D) $A+BC = AB+AC$
- E) $A(B+C) = AB + AC$

\$\$\$ 63

УКАЗАТЬ СООТНОШЕНИЕ, В КОТОРОМ ДОПУЩЕНА ОШИБКА:

- A) $(A+B) + (A+\overline{B}) = A$
- B) $A+BC = (A+B)(A+C)$
- C) $A + \overline{A}\overline{B} = A+B$
- D) $\overline{ABC} = \overline{A} + \overline{B} + \overline{C}$
- E) $\overline{A}\overline{B} + \overline{A}\overline{C} = \overline{A}\overline{B}(A+C)$

\$\$\$ 64

КАКОЕ ИЗ ЗАПИСАННЫХ ВЫРАЖЕНИЙ НЕ СООТВЕТСТВУЕТ ИЗОБРАЖЕННОМУ НА КАРТЕ КАРНО:

- A) $F=BD+ABC+\overline{BCD}$
- B) $F=ABD+\overline{ABD}+\overline{BCD}$
- C) $F=\overline{BCD}+ABC+BCD+\overline{BCD}$
- D) $F=\overline{BCD}+BD+ABC+AC\overline{D}$
- E) $F=\overline{BCD}+\overline{BCD}+\overline{ABD}+ABC$

		<u>C</u>					
		0	0	0	1		
		0	1	1	0		
		0	1	1	1		
		0	0	0	1		
		<u>D</u>					
	A						B

\$\$\$ 65

КАКОЕ ИЗ ЗАПИСАННЫХ ВЫРАЖЕНИЙ НЕ СООТВЕТСТВУЕТ ИЗОБРАЖЕННОМУ НА КАРТЕ КАРНО:

- A) $F=BD+\overline{ACD}+\overline{ABD}$
- B) $F=ABD+\overline{ABD}+\overline{ABD}+\overline{ACD}$
- C) $F=\overline{BCD}+\overline{ABD}+\overline{ACD}+\overline{ABD}$
- D) $F=\overline{BCD}+\overline{ACD}+BCD+\overline{ABD}$
- E) $F=\overline{ABC}+\overline{ABD}+\overline{ABD}+ABD$

		<u>C</u>					
		1	0	1	1		
		0	1	1	0		
		0	1	1	0		
		0	0	0	0		
		<u>D</u>					
	A						B

\$\$\$ 66

КАКОЕ ИЗ ЗАПИСАННЫХ ВЫРАЖЕНИЙ НЕ СООТВЕТСТВУЕТ ИЗОБРАЖЕННОМУ НА КАРТЕ КАРНО:

- A) $F=BD+\overline{ACD}+\overline{BCD}$
- B) $F=BCD+\overline{ABC}+\overline{BCD}+\overline{BCD}$
- C) $F=\overline{ACD}+\overline{BCD}+BCD+\overline{BCD}$
- D) $F=ABD+BCD+\overline{ACD}+\overline{BCD}$
- E) $F=BCD+ABD+\overline{ABD}+\overline{ABC}+\overline{BCD}$

		<u>C</u>					
		1	0	0	0		
		1	1	1	0		
		0	1	1	0		
		1	0	0	0		
		<u>D</u>					
	A						B

\$\$\$ 67

КАКОЕ ИЗ ЗАПИСАННЫХ ВЫРАЖЕНИЙ НЕ СООТВЕТСТВУЕТ ИЗОБРАЖЕННОМУ НА КАРТЕ КАРНО:

- A) $F=BD+\overline{ABC}+\overline{ABD}$
- B) $F=\overline{ABD}+\overline{ACD}+ABD+\overline{ABD}$
- C) $F=\overline{ACD}+BD+\overline{ABD}$
- D) $F=\overline{BCD}+\overline{ACD}+ABD+\overline{ABD}$
- E) $F=\overline{ABD}+\overline{ABC}+ABD+\overline{ABD}$

		<u>C</u>					
		0	0	0	0		
		0	1	1	0		
		0	1	1	0		
		1	1	0	1		
		<u>D</u>					
	A						B

\$\$\$ 68

МИНИМИЗАЦИЯ ЛОГИЧЕСКИХ ФУНКЦИЙ ПРЕСЛЕДУЕТ ЦЕЛЬ:

- A) получения единственно-верного решения задачи синтеза;
- B) минимизации числа уровней логических переменных.
- C) анализа поведения логического устройства;
- D) ускорения процесса проектирования схемы;
- E) получения схемы с минимальной затратой логических элементов.

\$\$\$ 69

ШИФРАТОР ПРЕДНАЗНАЧЕН ДЛЯ:

- A) повышения разрядности выходного кода;
- B) повышения разрядности входного кода;
- C) понижения разрядности выходного кода;
- D) понижения разрядности входного кода;
- E) обеспечения секретности.

\$\$\$ 70

ДЕШИФРАТОР ПРЕДНАЗНАЧЕН ДЛЯ:

- A) рассекречивания кода;
- B) получения унитарного выходного кода;
- C) получения унитарного входного кода;
- D) получения позиционного выходного кода;
- E) получения позиционного входного кода.

\$\$\$ 71

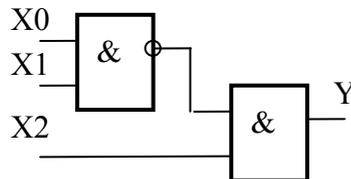
ВХОДНОЙ И ВЫХОДНОЙ КОДЫ КОДОПРЕОБРАЗОВАТЕЛЯ ИМЕЮТ СЛЕДУЮЩИЕ СВОЙСТВА:

- A) входной и выходной - оба унитарные;
- B) входной - унитарный; выходной - позиционный;
- C) входной - позиционный; выходной - унитарный;
- D) входной и выходной - оба позиционные;
- E) входной - унитарный; выходной - семисегментный.

\$\$\$ 72

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

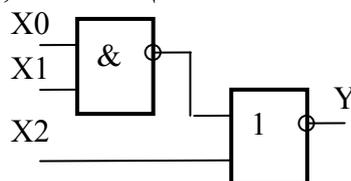
- A) 000
- B) 100
- C) 111
- D) 010
- E) 001



\$\$\$ 73

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

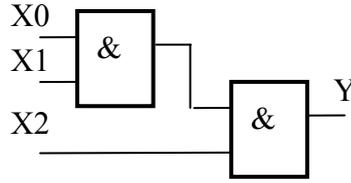
- A) 111
- B) 101
- C) 011
- D) 100
- E) 110



\$\$\$ 74

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

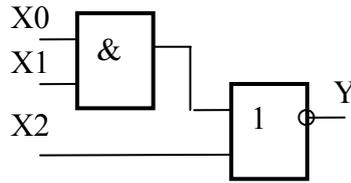
- A) 010
- B) 011
- C) 000
- D) 101
- E) 111



\$\$\$ 75

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

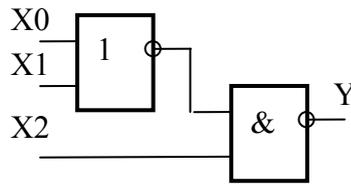
- A) 010
- B) 011
- C) 100
- D) 101
- E) 111



\$\$\$ 76

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОГО НУЛЯ?

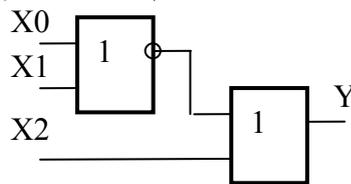
- A) 100
- B) 000
- C) 111
- D) 001
- E) 101



\$\$\$ 77

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОГО НУЛЯ?

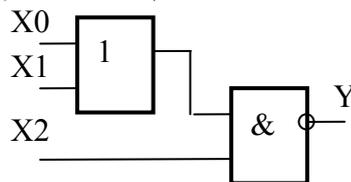
- A) 000
- B) 110
- C) 001
- D) 100
- E) 111



\$\$\$ 78

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОГО НУЛЯ?

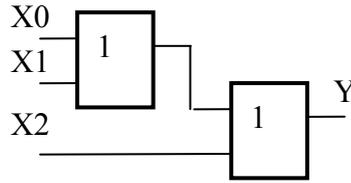
- A) 001
- B) 110
- C) 011
- D) 010
- E) 100



\$\$\$ 79

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОГО НУЛЯ?

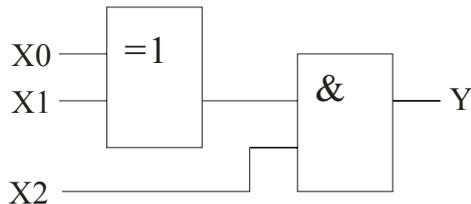
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 80

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

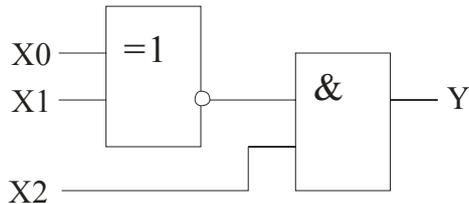
- A) 010
- B) 101
- C) 000
- D) 100
- E) 111



\$\$\$ 81

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

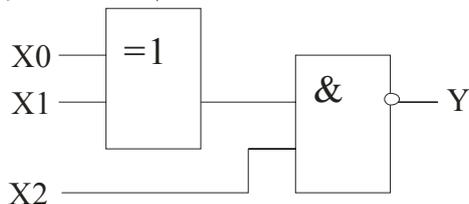
- A) 010
- B) 001
- C) 011
- D) 100
- E) 101



\$\$\$ 82

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОГО НУЛЯ?

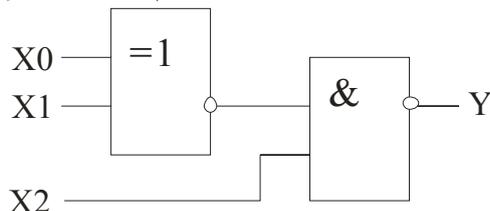
- A) 010
- B) 111
- C) 000
- D) 100
- E) 101



\$\$\$ 83

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОГО НУЛЯ?

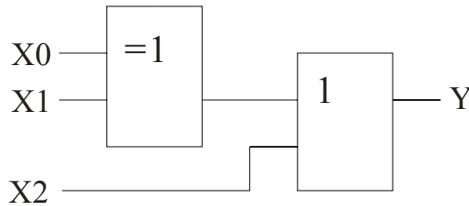
- A) 010
- B) 011
- C) 000
- D) 100
- E) 101



\$\$\$ 84

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОГО НУЛЯ?

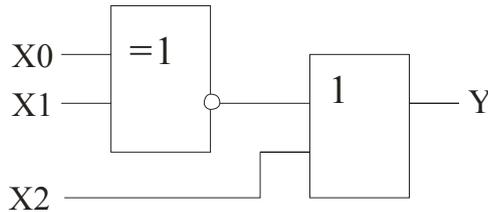
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 85

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОГО НУЛЯ?

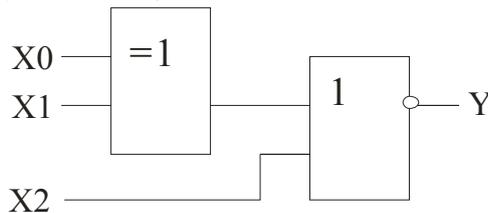
- A) 011
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 86

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

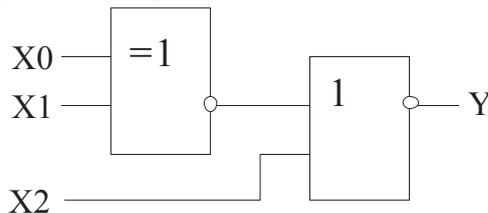
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 87

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

- A) 010
- B) 011
- C) 000
- D) 100
- E) 101



\$\$\$ 88

ЭЛЕМЕНТАРНОЙ ЯЧЕЙКОЙ ПАМЯТИ ЯВЛЯЕТСЯ:

- A) счетчик;
- B) триггер;
- C) регистр;
- D) конвертор;
- E) инвертор.

\$\$\$ 89

ДЛЯ ПОСТРОЕНИЯ RS-ТРИГГЕРА С АКТИВНЫМ «НИЗКИМ» УРОВНЕМ ИСПОЛЬЗУЮТСЯ ЭЛЕМЕНТЫ:

- A) 2ИЛИ–НЕ 2шт;

- В) 2И–НЕ 2шт;
- С) 3 инвертора;
- Д) 1 повторитель и минимум 2 инвертора;
- Е) 3ИЛИ–НЕ 2шт;

\$\$\$ 90

ДЛЯ ПОСТРОЕНИЯ RS-ТРИГГЕРА С АКТИВНЫМ «ВЫСОКИМ» УРОВНЕМ ИСПОЛЬЗУЮТСЯ ЭЛЕМЕНТЫ:

- А) мультиплексор;
- В) 2И–НЕ 2шт;
- С) 3И–НЕ 3шт;
- Д) дешифратор и 2инвертора;
- Е) 2ИЛИ–НЕ 2шт;

\$\$\$ 91

ВАРИАНТ СИНХРОННОГО ТРИГГЕРА С ОДНОЙ ВХОДНОЙ ПЕРЕМЕННОЙ ЭТО:

- А) Т - триггер;
- В) Тактируемый RS - триггер;
- С) D - триггер;
- Д) RS - триггер;
- Е) JK - триггер;

\$\$\$ 92

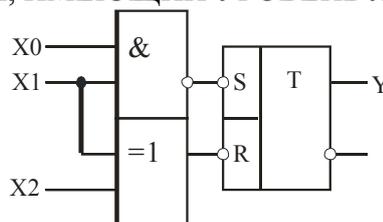
ИЗМЕНЕНИЕ СОСТОЯНИЯ ВЫХОДНОЙ ПЕРЕМЕННОЙ С КАЖДЫМ ПРИХОДОМ ТАКТОВОГО ИМПУЛЬСА ПРОИСХОДИТ В:

- А) D - триггере
- В) JK - триггере;
- С) Т - триггере;
- Д) RS - триггере;
- Е) Тактируемом RS – триггере.

\$\$\$ 93

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

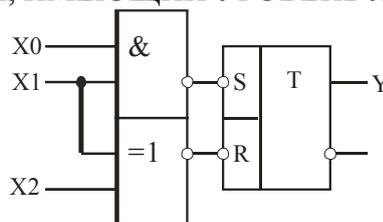
- А) 010
- В) 011
- С) 000
- Д) 100
- Е) 101



\$\$\$ 94

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

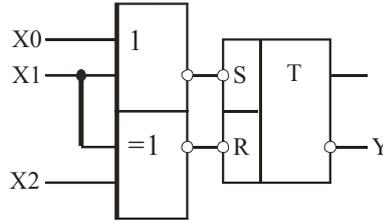
- А) 010
- В) 001
- С) 000
- Д) 100
- Е) 111



\$\$\$ 95

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

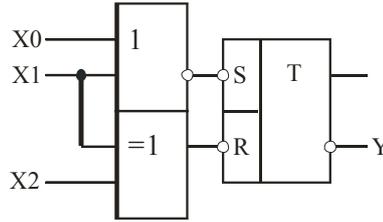
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 96

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

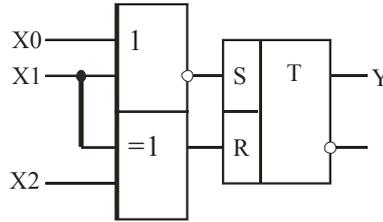
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 97

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

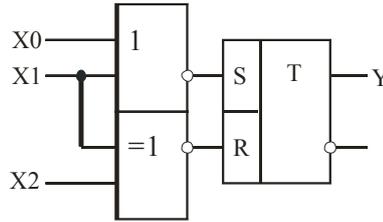
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 98

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

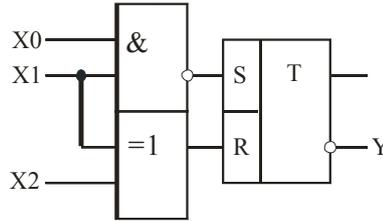
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 99

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

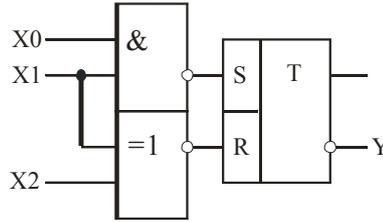
- A) 010
- B) 011
- C) 000
- D) 100
- E) 101



\$\$\$ 100

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

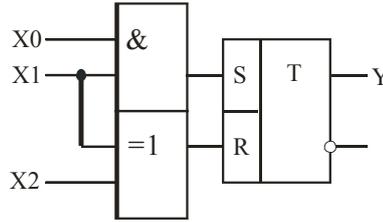
- A) 010
- B) 001
- C) 000
- D) 100
- E) 111



\$\$\$ 101

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

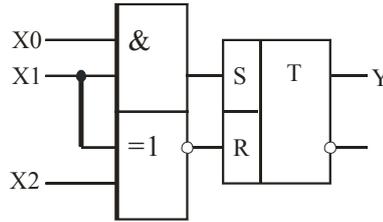
- A) 010
- B) 111
- C) 000
- D) 100
- E) 101



\$\$\$ 102

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

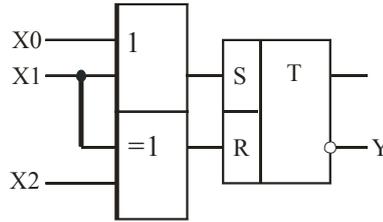
- A) 010
- B) 011
- C) 000
- D) 100
- E) 101



\$\$\$ 103

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

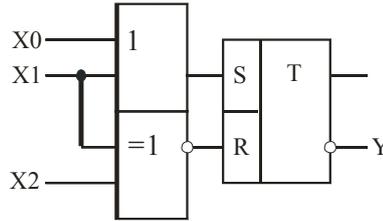
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 104

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

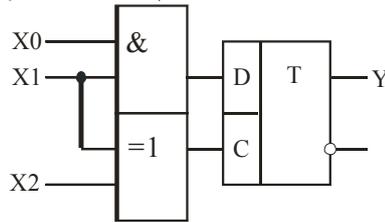
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 105

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

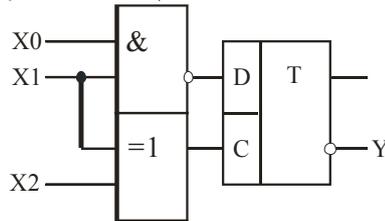
- A) 010
- B) 011
- C) 000
- D) 100
- E) 101



\$\$\$ 106

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

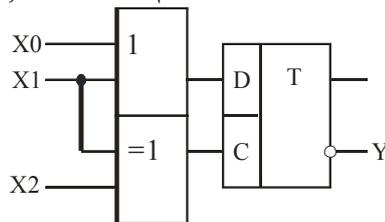
- A) 010
- B) 011
- C) 000
- D) 100
- E) 101



\$\$\$ 107

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

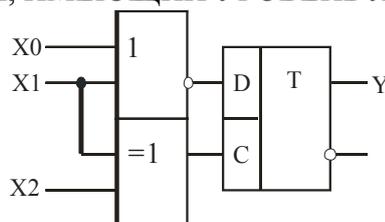
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 108

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

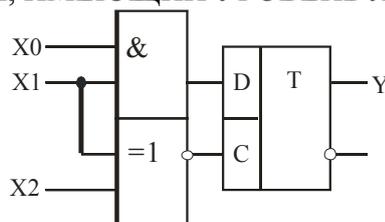
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 109

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

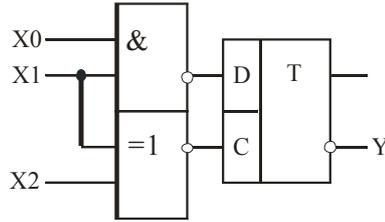
- A) 010
- B) 011
- C) 000
- D) 100
- E) 111



\$\$\$ 110

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

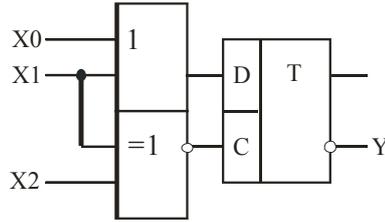
- A) 010
- B) 001
- C) 000
- D) 111
- E) 101



\$\$\$ 111

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

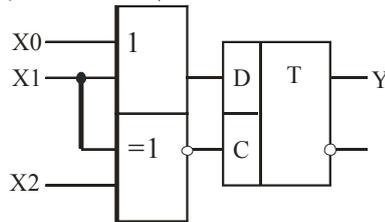
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 112

ПРИ КАКОЙ КОМБИНАЦИИ ВХОДНЫХ ПЕРЕМЕННЫХ X2, X1, X0 НА ВЫХОДЕ Y ПОЛУЧИТСЯ СИГНАЛ, ИМЕЮЩИЙ УРОВЕНЬ ЛОГИЧЕСКОЙ ЕДИНИЦЫ?

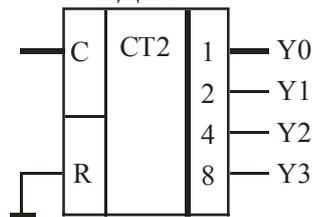
- A) 010
- B) 001
- C) 000
- D) 100
- E) 101



\$\$\$ 113

КАКОЙ КОД Y3, Y2, Y1, Y0 БУДЕТ ПРИСУТСТВОВАТЬ НА ВЫХОДЕ СЧЁТЧИКА ПРИ ПОСТУПЛЕНИИ НА ВХОД 50-ти ИМПУЛЬСОВ?

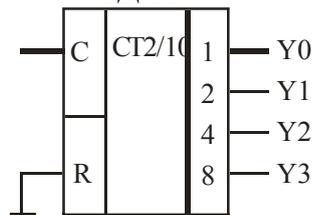
- A) 0010
- B) 1010
- C) 1111
- D) 0000
- E) 0101



\$\$\$ 114

КАКОЙ КОД Y3, Y2, Y1, Y0 БУДЕТ ПРИСУТСТВОВАТЬ НА ВЫХОДЕ СЧЁТЧИКА ПРИ ПОСТУПЛЕНИИ НА ВХОД 50-ти ИМПУЛЬСОВ?

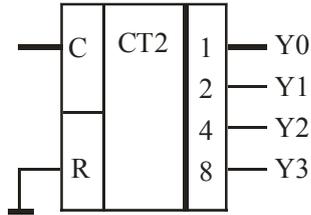
- A) 0010
- B) 1010
- C) 1111
- D) 0000
- E) 0001



\$\$\$ 115

КАКОЙ КОД Y3, Y2, Y1, Y0 БУДЕТ ПРИСУТСТВОВАТЬ НА ВЫХОДЕ СЧЁТЧИКА ПРИ ПОСТУПЛЕНИИ НА ВХОД 17-ТИ ИМПУЛЬСОВ?

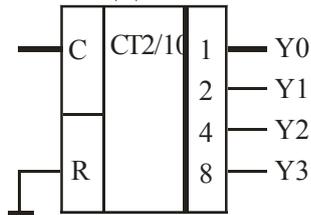
- A) 1000
- B) 0001
- C) 1010
- D) 0010
- E) 0111



\$\$\$ 116

КАКОЙ КОД Y3, Y2, Y1, Y0 БУДЕТ ПРИСУТСТВОВАТЬ НА ВЫХОДЕ СЧЁТЧИКА ПРИ ПОСТУПЛЕНИИ НА ВХОД 17-ТИ ИМПУЛЬСОВ?

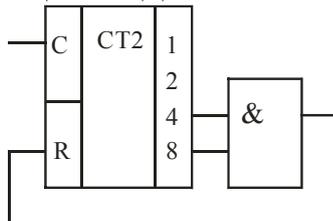
- A) 1000
- B) 0111
- C) 0001
- D) 1010
- E) 0101



\$\$\$ 117

ОПРЕДЕЛИТЬ КОЭФФИЦИЕНТ ДЕЛЕНИЯ СЧЁТЧИКА?

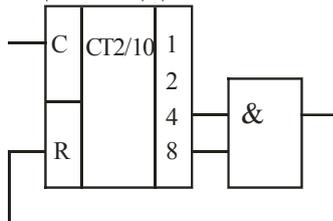
- A) 12
- B) 08
- C) 04
- D) 16
- E) 10



\$\$\$ 118

ОПРЕДЕЛИТЬ КОЭФФИЦИЕНТ ДЕЛЕНИЯ СЧЁТЧИКА?

- A) 12
- B) 08
- C) 10
- D) 04
- E) 16



\$\$\$ 119

СКОЛЬКО РАЗРЯДОВ ДВОИЧНОГО СЧЁТЧИКА НЕОБХОДИМО ДЛЯ ПОЛУЧЕНИЯ НА ВЫХОДЕ ДЕСЯТИЧНОГО ЧИСЛА = 513:

- A) 12;
- B) 10;
- C) 15;
- D) 11;
- E) 14.

\$\$\$ 120

СКОЛЬКО РАЗРЯДОВ ДВОИЧНОГО СЧЁТЧИКА НЕОБХОДИМО ДЛЯ ПОЛУЧЕНИЯ НА ВЫХОДЕ ДЕСЯТИЧНОГО ЧИСЛА = 87:

- A) 07;
- B) 10;

- C) 06;
- D) 04;
- E) 08.

\$\$\$ 121

СКОЛЬКО РАЗРЯДОВ ДВОИЧНО-ДЕСЯТИЧНОГО СЧЁТЧИКА НЕОБХОДИМО ДЛЯ ПОЛУЧЕНИЯ НА ВЫХОДЕ ДЕСЯТИЧНОГО КОДА = 513:

- A) 12;
- B) 10;
- C) 15;
- D) 11;
- E) 14.

\$\$\$ 122

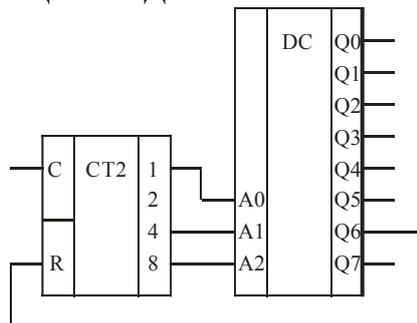
СКОЛЬКО РАЗРЯДОВ ДВОИЧНО-ДЕСЯТИЧНОГО СЧЁТЧИКА НЕОБХОДИМО ДЛЯ ПОЛУЧЕНИЯ НА ВЫХОДЕ ДЕСЯТИЧНОГО КОДА = 87:

- A) 04;
- B) 08;
- C) 07;
- D) 10;
- E) 06.

\$\$\$ 123

ОПРЕДЕЛИТЬ КОЭФФИЦИЕНТ ДЕЛЕНИЯ СЧЁТЧИКА?

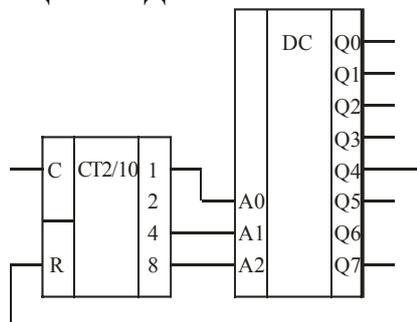
- A) 06;
- B) 12;
- C) 07;
- D) 13;
- E) 08.



\$\$\$ 124

ОПРЕДЕЛИТЬ КОЭФФИЦИЕНТ ДЕЛЕНИЯ СЧЁТЧИКА?

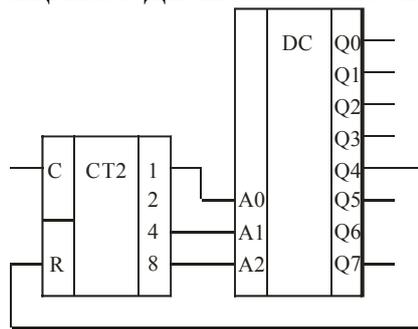
- A) 06;
- B) 12;
- C) 08;
- D) 07;
- E) 13.



\$\$\$ 125

ОПРЕДЕЛИТЬ КОЭФФИЦИЕНТ ДЕЛЕНИЯ СЧЁТЧИКА?

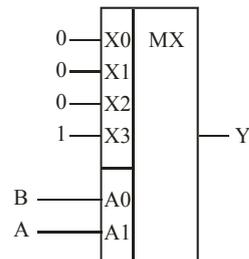
- A) 12;
- B) 08;
- C) 06;
- D) 13;
- E) 07.



\$\$\$ 126

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

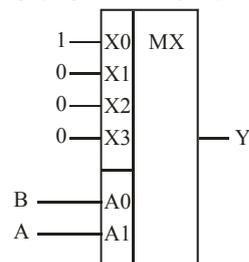
- A) 2ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ–НЕ;
- E) ИЛИ.



\$\$\$ 127

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

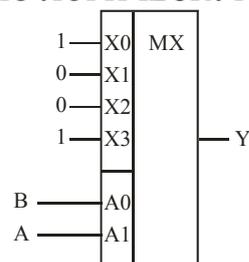
- A) 2ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ–НЕ;
- E) ИЛИ.



\$\$\$ 128

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

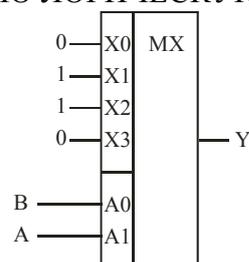
- A) 2ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ–НЕ;
- E) ИЛИ.



\$\$\$ 129

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

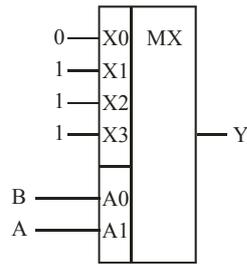
- A) 2ИЛИ–НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ–НЕ;
- E) ИЛИ.



\$\$\$ 130

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

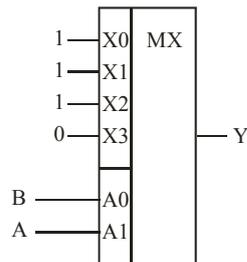
- A) 2ИЛИ-НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И;
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ;
- E) ИЛИ.



\$\$\$ 131

ЭТА СХЕМА РЕАЛИЗУЕТ СЛЕДУЮЩУЮ ЛОГИЧЕСКУЮ ФУНКЦИЮ:

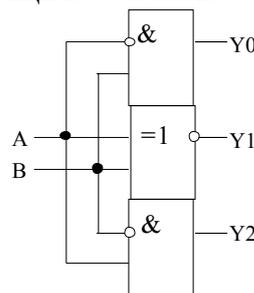
- A) 2ИЛИ-НЕ;
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ;
- C) И-НЕ;
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ;
- E) ИЛИ.



\$\$\$ 132

НАЙТИ ВЫРАЖЕНИЕ, СООТВЕТСТВУЮЩЕЕ ЛОГИКЕ СХЕМЫ:

- A) $Y_2=(A<B), Y_1=(A=B), Y_0=(A>B)$;
- B) $Y_2=(A>B), Y_1=(A=B), Y_0=(A<B)$;
- C) $Y_2=(A>B), Y_1=(A<B), Y_0=(A=B)$;
- D) $Y_2=(A=B), Y_1=(A>B), Y_0=(A<B)$;
- E) $Y_2=(A=B), Y_1=(A<B), Y_0=(A>B)$.



\$\$\$ 133

КАКАЯ ИЗ МИКРОСХЕМ СОДЕРЖИТ ЭЛЕМЕНТЫ ТИПА "И-НЕ"?

- A) К155ЛИ1;
- B) К155ЛН2;
- C) К155ЛЛ1;
- D) К155ЛЕ1;
- E) К155ЛА3.

\$\$\$ 134

КАКАЯ ИЗ МИКРОСХЕМ СОДЕРЖИТ ЭЛЕМЕНТЫ ТИПА "И"?

- A) К155ЛИ1;
- B) К155ЛН2;
- C) К155ЛЕ1;
- D) К155ЛЛ1;
- E) К155ЛА3.

\$\$\$ 135

КАКАЯ ИЗ МИКРОСХЕМ СОДЕРЖИТ ЭЛЕМЕНТЫ ТИПА "ИЛИ-НЕ"?

- A) К155ЛИ1;
- B) К155ЛА3;
- C) К155ЛН2;
- D) К155ЛЛ1;

Е) К155ЛЕ1.

\$\$\$ 136

КАКАЯ ИЗ МИКРОСХЕМ СОДЕРЖИТ ЭЛЕМЕНТЫ ТИПА "ИЛИ"?

- А) К155ЛН2;
- В) К155ЛЛ1;
- С) К155ЛИ1;
- D) К155ЛА3;
- Е) К155ЛЕ1.

\$\$\$ 137

КАКАЯ ИЗ МИКРОСХЕМ СОДЕРЖИТ ЭЛЕМЕНТЫ ТИПА "НЕ"?

- А) К155ЛН2;
- В) К155ЛА3;
- С) К155ЛЕ1;
- Д) К155ЛЛ1;
- Е) К155ЛИ2.

\$\$\$ 138

КАКАЯ ИЗ МИКРОСХЕМ СОДЕРЖИТ ТРИГГЕРЫ?

- А) К155ЛЛ1;
- В) К155ЛЕ1;
- С) К155ЛИ2;
- Д) К155ТМ2;
- Е) К155ЛА3.

\$\$\$ 139

КАКАЯ ИЗ МИКРОСХЕМ ЯВЛЯЕТСЯ ДЕШИФРАТОРОМ?

- А) К155ИД4;
- В) К155ЛИ2;
- С) К155ИР1;
- Д) К155ИЛ1;
- Е) К155ЛА3.

\$\$\$ 140

КАКАЯ ИЗ МИКРОСХЕМ ЯВЛЯЕТСЯ РЕГИСТРОМ?

- А) К155ИЛ2;
- В) К155ЛЛ1;
- С) К155ИР1;
- Д) К155ИД1;
- Е) К155ИВ1.

\$\$\$ 141

КАКАЯ ИЗ МИКРОСХЕМ ЯВЛЯЕТСЯ СЧЕТЧИКОМ?

- А) К155ИР2;
- В) К155ЛЕ1;
- С) К155ИК1;
- Д) К155ИЕ4;
- Е) К155ЛА3.

\$\$\$ 142

СКОЛЬКО ДВОИЧНЫХ ЕДИНИЦ СОДЕРЖИТСЯ В 1 БАЙТЕ?

- A) 2;
- B) 8;
- C) 10;
- D) 16;
- E) 0.125.

\$\$\$ 143

СКОЛЬКО НУЖНО ЛИНИЙ АДРЕСА ЧТОБЫ ОБРАЩАТЬСЯ К БЛОКУ ПАМЯТИ ЕМКОСТЬЮ 2 КИЛОБАЙТА?

- A) 10;
- B) 20;
- C) 11;
- D) 2;
- E) 12.

\$\$\$ 144

КАКАЯ ИЗ ЗАПИСЕЙ ЧИСЕЛ В РАЗЛИЧНЫХ СИСТЕМАХ СЧИСЛЕНИЯ ЯВЛЯЕТСЯ НЕВЕРНОЙ:

- A) 4920H;
- B) 0BC03H;
- C) 10010D;
- D) 10010B;
- E) 1A6D.

\$\$\$ 145

КАКАЯ ИЗ ЗАПИСЕЙ ЧИСЕЛ В РАЗЛИЧНЫХ СИСТЕМАХ СЧИСЛЕНИЯ ЯВЛЯЕТСЯ ВЕРНОЙ:

- A) 732H;
- B) 10010C;
- C) 0123B;
- D) 02H3F;
- E) 1A34D.

\$\$\$ 146

КАКАЯ ИЗ ЗАПИСЕЙ ЯВЛЯЕТСЯ ДВОИЧНЫМ ЭКВИВАЛЕНТОМ ДЕСЯТИЧНОГО ЧИСЛА 83D:

- A) 1100101B;
- B) 11101B;
- C) 01101B;
- D) 1010011B;
- E) 101101B.

\$\$\$ 147

КАКАЯ ИЗ ЗАПИСЕЙ ЯВЛЯЕТСЯ 16-РИЧНЫМ ЭКВИВАЛЕНТОМ ДЕСЯТИЧНОГО ЧИСЛА 462D:

- A) C1EH;
- B) EC1H;
- C) 1ECH;
- D) C1EH;
- E) 1CEH.

\$\$\$ 148

КАКАЯ ИЗ ЗАПИСЕЙ ЯВЛЯЕТСЯ 16-РИЧНЫМ ЭКВИВАЛЕНТОМ ДВОИЧНОГО ЧИСЛА 100011010101В:

- A) 8D5H;
- B) 5D8B;
- C) 72AH;
- D) D85D;
- E) 4325H.

\$\$\$ 149

КАКАЯ ИЗ ЗАПИСЕЙ ЯВЛЯЕТСЯ 10-ТИЧНЫМ ЭКВИВАЛЕНТОМ ДВОИЧНОГО ЧИСЛА 100011010101В:

- A) 2718;
- B) 5718;
- C) 2261;
- D) 3067;
- E) 4096.

\$\$\$ 150

КАКАЯ ИЗ ЗАПИСЕЙ ЯВЛЯЕТСЯ 10-ТИЧНЫМ ЭКВИВАЛЕНТОМ 16-РИЧНОГО ЧИСЛА 8D5H:

- A) 3067;
- B) 5718;
- C) 4096;
- D) 2261;
- E) 2048.

\$\$\$ 151

КАКАЯ ИЗ ЗАПИСЕЙ ЯВЛЯЕТСЯ ДВОИЧНЫМ ЭКВИВАЛЕНТОМ 16-РИЧНОГО ЧИСЛА 72AH:

- A) 11100100010В;
- B) 11100101010В;
- C) 11000101010В;
- D) 11101101010В;
- E) 10110010101В.

\$\$\$ 152

СКОЛЬКО ДВОИЧНЫХ РАЗРЯДОВ НУЖНО ОТВЕСТИ ПОД СУММУ ДВУХ 8-РАЗРЯДНЫХ ДВОИЧНЫХ ЧИСЕЛ:

- A) 16;
- B) 64;
- C) 9;
- D) 8;
- E) 17.

\$\$\$ 153

СКОЛЬКО ДВОИЧНЫХ РАЗРЯДОВ НУЖНО ОТВЕСТИ ПОД ПРОИЗВЕДЕНИЕ ДВУХ 8-РАЗРЯДНЫХ ДВОИЧНЫХ ЧИСЕЛ:

- A) 64;
- B) 8;
- C) 9;
- D) 10;
- E) 16.

\$\$\$ 154

СКОЛЬКО ДВОИЧНЫХ РАЗРЯДОВ НУЖНО ОТВЕСТИ ПОД СУММУ ДВУХ 12-РАЗРЯДНЫХ ДВОИЧНЫХ ЧИСЕЛ:

- A) 13;
- B) 09;
- C) 17;
- D) 18;
- E) 15.

\$\$\$ 155

СКОЛЬКО ДВОИЧНЫХ РАЗРЯДОВ НУЖНО ОТВЕСТИ ПОД ПРОИЗВЕДЕНИЕ ДВУХ 9-РАЗРЯДНЫХ ДВОИЧНЫХ ЧИСЕЛ:

- A) 17;
- B) 18;
- C) 13;
- D) 15;
- E) 09.

\$\$\$ 156

КАКАЯ ИЗ ЗАПИСЕЙ СООТВЕТСТВУЕТ СУММЕ $1E2CH + 59AH$:

- A) 1892H;
- B) 23D2H;
- C) 77CCH;
- D) 23C6H;
- E) 6CCCH.

\$\$\$ 157

КАКАЯ ИЗ ЗАПИСЕЙ СООТВЕТСТВУЕТ СУММЕ $101101B + 1101B$:

- A) 1011011101B;
- B) 111010B;
- C) 1100001B;
- D) 1000111B;
- E) 1101101101B.

\$\$\$ 158

КАКАЯ ИЗ ЗАПИСЕЙ СООТВЕТСТВУЕТ ОБРАТНОМУ КОДУ ДВОИЧНОГО ЧИСЛА 0101101B:

- A) 1010010D;
- B) 1010010H;
- C) 1011010D;
- D) 1010010B;
- E) 1011010B.

\$\$\$ 159

КАКАЯ ИЗ ЗАПИСЕЙ СООТВЕТСТВУЕТ ОБРАТНОМУ КОДУ 16-РИЧНОГО ЧИСЛА 174D2FH:

- A) E8B2D0H;
- B) F2D471;
- C) D2F174H;
- D) F2D471D;
- E) F2D471H.

\$\$\$ 160

КАКАЯ ИЗ ЗАПИСЕЙ СООТВЕТСТВУЕТ ДОПОЛНИТЕЛЬНОМУ КОДУ ДВОИЧНОГО ЧИСЛА 1011011В:

- A) 1011011D;
- B) 1211211В;
- C) 0100101В;
- D) 1121121D;
- E) 0100100В.

\$\$\$ 161

КАКАЯ ИЗ ЗАПИСЕЙ СООТВЕТСТВУЕТ ДОПОЛНИТЕЛЬНОМУ КОДУ 16-РИЧНОГО ЧИСЛА 8В35Н:

- A) 74СВН;
- B) 74САН;
- C) 74ССD;
- D) 63В9Н;
- E) FFFFFH.

\$\$\$ 162

КАКАЯ ЗАПИСЬ СООТВЕТСТВУЕТ РАЗНОСТИ 101101В - 1011В:

- A) 10111В;
- B) 100010В;
- C) 01В;
- D) 110010В;
- E) 111000В.

\$\$\$ 163

КАКАЯ ЗАПИСЬ СООТВЕТСТВУЕТ РАЗНОСТИ 59СН - С66Н:

- A) 936Н;
- B) 6САН;
- C) -736Н;
- D) -6СВН;
- E) -1202Н.

\$\$\$ 164

КАКАЯ ЗАПИСЬ СООТВЕТСТВУЕТ МОДУЛЮ РАЗНОСТИ 59СН - С66Н:

- A) 936Н;
- B) 6САН;
- C) -736Н;
- D) -6СВН;
- E) -1202Н.

\$\$\$ 165

КАКОЙ ВАРИАНТ НЕ СООТВЕТСТВУЕТ ДВОИЧНОМУ СЛОЖЕНИЮ:

- A) $1+0=1$;
- B) $0+0=0$;
- C) $1+1=1$;
- D) $0+1=1$;
- E) $1+1=10$.

\$\$\$ 166

УСТРОЙСТВО, ОСУЩЕСТВЛЯЮЩЕЕ АВТОМАТИЧЕСКОЕ ПРЕОБРАЗОВАНИЕ НЕПРЕРЫВНО ИЗМЕНЯЮЩЕЙСЯ АНАЛОГОВОЙ ВЕЛИЧИНЫ В ЦИФРОВОЙ КОД НАЗЫВАЕТСЯ:

- A) ЦАП;
- B) декодер;
- C) компаратор;
- D) счетчик;
- E) АЦП.

\$\$\$ 167

ОСНОВНЫМИ ОБЯЗАТЕЛЬНЫМИ ФУНКЦИОНАЛЬНЫМИ УЗЛАМИ ЦАП ЯВЛЯЮТСЯ:

- A) резисторная матрица и интегратор;
- B) резисторная матрица, аналоговые ключи и суммирующий усилитель;
- C) аналоговые ключи, интегратор и резисторная матрица;
- D) компаратор, резисторная матрица и суммирующий усилитель;
- E) аналоговые ключи, интегратор и компаратор.

\$\$\$ 168

МАКСИМАЛЬНОЕ ЧИСЛО РАЗРЯДОВ КОДА НА ВЫХОДЕ АЦП В РЕЗУЛЬТАТЕ ПРЕОБРАЗОВАНИЯ ВХОДНОЙ АНАЛОГОВОЙ ВЕЛИЧИНЫ – ЭТО ...

- A) разрешающая способность;
- B) частота дискретизации;
- C) время преобразования;
- D) погрешность;
- E) разрядность.

\$\$\$ 169

НЕДОСТАТОК ПОСЛЕДОВАТЕЛЬНОГО АЦП СО СТУПЕНЧАТЫМ ПИЛООБРАЗНЫМ НАПРЯЖЕНИЕМ ...

- A) сложность реализации;
- B) низкая разрешающая способность;
- C) большое время преобразования;
- D) большое время установления выходного сигнала;
- E) высокая стоимость.

\$\$\$ 170

У КАКОГО ТИПА АЦП ВРЕМЯ ПРЕОБРАЗОВАНИЯ ЯВЛЯЕТСЯ ПОСТОЯННОЙ ВЕЛИЧИНОЙ?

- A) последовательный АЦП со ступенчатым пилообразным напряжением;
- B) АЦП с временно-импульсной модуляцией;
- C) АЦП с линейно изменяющимся пилообразным напряжением;
- D) АЦП последовательного приближения;
- E) АЦП двухтактного интегрирования.

\$\$\$ 171

В АЦП ДВУХТАКТНОГО ИНТЕГРИРОВАНИЯ ЭКВИВАЛЕНТОМ ВХОДНОМУ СИГНАЛУ ЯВЛЯЕТСЯ ...

- A) время интегрирования входного сигнала;
- B) время интегрирования опорного сигнала;
- C) время интегрирования входного и опорного сигналов;
- D) время интегрирования разности входного и опорного сигналов;

Е) нет правильного ответа.

\$\$\$ 172

ВРЕМЯ ПРЕОБРАЗОВАНИЯ АЦП СО СТУПЕНЧАТЫМ ПИЛООБРАЗНЫМ НАПРЯЖЕНИЕМ ($T_{и}$ - период следования импульсов тактовой частоты, $F_{т}$ - тактовая частота, N – число разрядов АЦП):

- А) $T_{преоб} = N/F_{т}$;
- В) $T_{преоб} = (2N-1)/F_{т}$;
- С) $T_{преоб} = (2N-1)T_{и}$;
- Д) $T_{преоб} = F_{т}/N$;
- Е) $T_{преоб} = 2NT_{и}$.

\$\$\$ 173

КАКОВА РАЗРЕШАЮЩАЯ СПОСОБНОСТЬ АЦП, ЕСЛИ ПОЛНАЯ ШКАЛА - 10В, РАЗРЯДНОСТЬ АЦП - 8?

- А) 30 мВ;
- В) $\approx 0,8$ В;
- С) $\approx 0,04$ В;
- Д) 0;
- Е) 1,25 В.

\$\$\$ 174

КАКОВА РАЗРЕШАЮЩАЯ СПОСОБНОСТЬ ЦАП, ЕСЛИ ПОЛНАЯ ШКАЛА - 10В, РАЗРЯДНОСТЬ -10?

- А) 1 В;
- В) $\approx 9,8$ мВ;
- С) 10,24 мВ;
- Д) $\approx 5,1$ мВ;
- Е) $\approx 4,9$ мВ.

\$\$\$ 175

КАКОВО ВРЕМЯ ПРЕОБРАЗОВАНИЯ АЦП 2X - ТАКТНОГО ИНТЕГРИРОВАНИЯ, ЕСЛИ ЧИСЛО РАЗРЯДОВ - 8, ТАКТОВАЯ ЧАСТОТА 100 кГц ?

- А) 512 мкс;
- В) 25,6 мс;
- С) 2,56 мс;
- Д) 7,68 мс;
- Е) 5,12 мс.

\$\$\$ 176

КАКОВО ВРЕМЯ ПРЕОБРАЗОВАНИЯ АЦП СО СТУПЕНЧАТЫМ ПИЛООБРАЗНЫМ НАПРЯЖЕНИЕМ, ЕСЛИ ЧИСЛО РАЗРЯДОВ - 8, ПЕРИОД СЛЕДОВАНИЯ ИМПУЛЬСОВ ТАКТОВОЙ ЧАСТОТЫ 100 кГц?

- А) 256 мкс;
- В) 10,24 мс;
- С) 64 мкс;
- Д) 2,55 мс;
- Е) 0,01 с.

\$\$\$ 177

КАКОВО ВРЕМЯ ПРЕОБРАЗОВАНИЯ АЦП СЛЕДЯЩЕГО ТИПА, ЕСЛИ ЧИСЛО РАЗРЯДОВ 10, ПЕРИОД СЛЕДОВАНИЯ ИМПУЛЬСОВ ТАКТОВОЙ ЧАСТОТЫ 10 мкс?

- A) 2,55 мс;
- B) 63 мс;
- C) 0,5 мкс;
- D) 10,23 мс;
- E) 256 мкс.

\$\$\$ 178

КАКОВО ВРЕМЯ ПРЕОБРАЗОВАНИЯ АЦП 3X-ТАКТНОГО ИНТЕГРИРОВА-НИЯ, ЕСЛИ ЧИСЛО РАЗРЯДОВ 8, ТАКТОВАЯ ЧАСТОТА 10 кГц?

- A) 4,8 мс;
- B) 51,2 мс;
- C) 0,8 мс;
- D) 25,5 мс;
- E) 2,56 мс.

\$\$\$ 179

САМЫМ БЫСТРОДЕЙСТВУЮЩИМ ЯВЛЯЕТСЯ АЦП

- A) следящего типа;
- B) последовательного приближения;
- C) однократного интегрирования;
- D) параллельный;
- E) параллельно-последовательный.

\$\$\$ 180

СКОЛЬКО КОМПАРАТОРОВ СОДЕРЖИТ ПАРАЛЛЕЛЬНЫЙ 8 - РАЗРЯДНЫЙ АЦП?

- A) 256;
- B) 255;
- C) 257;
- D) 8;
- E) 7.

\$\$\$ 181

ПЗУ МАСОЧНОГО ТИПА, ПРОГРАММИРУЕМЫЕ НА ЗАВОДЕ, ОБОЗНАЧАЮТСЯ:

- A) ROM;
- B) RAM;
- C) RROM;
- D) PROM;
- E) EEPROM.

\$\$\$ 182

ПЗУ С ОДНОКРАТНЫМ ПРОГРАММИРОВАНИЕМ ПОЛЬЗОВАТЕЛЕМ ОБОЗНАЧАЕТСЯ:

- A) ROM;
- B) RAM;
- C) RROM;
- D) PROM;
- E) EEPROM.

\$\$\$ 183

ОЗУ СТАТИЧЕСКОГО ТИПА ОБОЗНАЧАЕТСЯ:

- A) ROM;
- B) RAM;

- C) DRAM;
- D) PROM;
- E) EEPROM.

\$\$\$ 184

СКОЛЬКО ЯЧЕЕК ПАМЯТИ МОЖЕТ СОДЕРЖАТЬ ОЗУ, ЕСЛИ ДЛЯ АДРЕСАЦИИ ВЫДЕЛЕНО 10 РАЗРЯДОВ:

- A) 1024;
- B) 256;
- C) 512;
- D) 128;
- E) 10000.

\$\$\$ 185

ОБЪЕМ ПРЯМО АДРЕСУЕМОЙ ПАМЯТИ ВЫЧИСЛЯЕТСЯ ПО ФОРМУЛЕ (n – КОЛИЧЕСТВО АДРЕСНЫХ ЛИНИЙ):

- A) $2n$;
- B) $2n + 1$;
- C) $2n - 1$;
- D) $2n+1$;
- E) $2n-1$.

\$\$\$ 186

РАЗБИЕНИЕ ДВОИЧНОЙ ПОСЛЕДОВАТЕЛЬНОСТИ НА «ТРИАДЫ» ПОЗВОЛЯЕТ ПЕРЕВЕСТИ ЕЕ В СИСТЕМУ СЧИСЛЕНИЯ:

- A) восьмеричную;
- B) двенадцатеричную;
- C) шестнадцатеричную;
- D) десятичную;
- E) троичную.

\$\$\$ 187

РАЗБИЕНИЕ ДВОИЧНОЙ ПОСЛЕДОВАТЕЛЬНОСТИ НА «ТЕТРАДЫ» ПОЗВОЛЯЕТ ПЕРЕВЕСТИ ЕЕ В СИСТЕМУ СЧИСЛЕНИЯ:

- A) троичную;
- B) восьмеричную;
- C) десятичную;
- D) шестнадцатеричную;
- E) двенадцатеричную.

\$\$\$ 188

ОТЛИЧИТЕЛЬНОЙ ОСОБЕННОСТЬЮ МИКРОКОНТРОЛЛЕРА ЯВЛЯЮТСЯ:

- A) Повышенное быстродействие;
- B) Физически разделённая память данных и программ;
- C) Увеличенный набор команд;
- D) Наличие сопроцессора;
- E) Возможность секционирования.

\$\$\$ 189

АРХИТЕКТУРА МИКРОКОНТРОЛЛЕРОВ ОПРЕДЕЛЯЕТСЯ:

- A) Гарвардской структурой;
- B) Принстонской структурой;

- С) Структурой машин фон-неймановского типа;
- Д) Свободно конфигурируется дополнительными интерфейсными микросхемами;
- Е) Определяется программистом в слове конфигурации.

\$\$\$ 190

КАК НАЗЫВАЕТСЯ РЕГИСТР, СОДЕРЖАЩИЙ АДРЕС СЛЕДУЮЩЕЙ КОМАНДЫ, ИЗВЛЕКАЕМОЙ ИЗ ПАМЯТИ ПРОГРАММ:

- А) Счётчик команд;
- В) Флаговый регистр;
- С) Указатель стека;
- Д) Аккумулятор;
- Е) Таймер.

\$\$\$ 191

НАЗНАЧЕНИЕ ПРОГРАММНОГО СЧЁТЧИКА:

- А) Хранения адреса возврата из подпрограммы;
- В) Выполнение арифметических операций;
- С) Учёт времени решения задачи;
- Д) Выдача адреса очередной команды;
- Е) Синхронизация микроконтроллера с внешними устройствами.

\$\$\$ 192

НАЗНАЧЕНИЕ АЛУ:

- А) Соблюдать логику ветвления программы;
- В) Вовремя вычислять адрес очередной команды;
- С) Вычислять адрес переходов;
- Д) Выполнять арифметические и логические действия;
- Е) Реализовывать временные функции.

\$\$\$ 193

МЕСТОМ ХРАНЕНИЯ ДАННЫХ И РЕЗУЛЬТАТОВ ОПЕРАЦИЙ, ВЫПОЛНЯЕМЫХ В АЛУ, ЯВЛЯЕТСЯ:

- А) Регистр команд;
- В) Аккумулятор;
- С) Указатель стека;
- Д) Программный счётчик;
- Е) Флаговый регистр.

\$\$\$ 194

РЕГИСТР СОСТОЯНИЯ ПРОГРАММЫ ИСПОЛЬЗУЕТСЯ ДЛЯ ХРАНЕНИЯ:

- А) Кода очередной команды;
- В) Выполняемой подпрограммы;
- С) Результата арифметических операций;
- Д) Результата логических операций;
- Е) Признака выполненной операции.

\$\$\$ 195

В КАКОЙ ПАМЯТИ СОХРАНЯЕТСЯ ЗНАЧЕНИЕ РЕГИСТРОВ ПРИ ПРЕРЫВАНИИ:

- А) В стековой;
- В) В памяти векторов прерывания;
- С) В памяти устройств, вызвавших прерывание;
- Д) В области памяти, определяемой программистом;

Е) В любой из ячеек.

\$\$\$ 196

В ОДНОКРИСТАЛЬНОМ МИКРОКОНТРОЛЛЕРЕ РЕГИСТРЫ ОБЩЕГО НАЗНАЧЕНИЯ РАСПОЛОЖЕНЫ В:

- А) блоке программной памяти;
- В) КЭШ-памяти;
- С) блоке памяти данных;
- Д) устройстве управления;
- Е) устройстве синхронизации.

\$\$\$ 197

ОСНОВНОЕ НАЗНАЧЕНИЕ ТАЙМЕРА МИКРОКОНТРОЛЛЕРА:

- А) Подача сигналов точного времени;
- В) Реализация временных функций;
- С) Реализация машинного цикла;
- Д) Синхронизация микроконтроллера с внешними устройствами;
- Е) Минимизация времени решения прикладной задачи.

\$\$\$ 198

КАКОВО ТИПИЧНОЕ СООТНОШЕНИЕ МЕЖДУ ПАМЯТЬЮ ДАННЫХ(П/Д) И ПАМЯТЬЮ ПРОГРАММ(П/П) МИКРОКОНТРОЛЛЕРА:

- А) $П/П > П/Д$;
- В) Определяется словом конфигурации;
- С) $П/П = П/Д$;
- Д) Определяется самой прикладной программой;
- Е) $П/П < П/Д$.

\$\$\$ 199

КАКОВ ТИПИЧНЫЙ ОБЪЁМ ПАМЯТИ ДАННЫХ МИКРОКОНТРОЛЛЕРА:

- А) Единицы байт;
- В) Десятки и сотни байт;
- С) Десятки килобайт;
- Д) Определяется самой прикладной программой;
- Е) Определяется словом конфигурации.

\$\$\$ 200

В СОСТАВ МИКРОПРОЦЕССОРА НЕ ВХОДИТ:

- А) кварцевый резонатор;
- В) регистр признаков;
- С) арифметическо – логическое устройство;
- Д) блок микропрограммного управления;
- Е) регистр команд.

8 Методические указания для выполнения курсового проекта

ЗАДАНИЕ

к курсовому проекту по теме:

«РАЗРАБОТКА СИСТЕМЫ ДИСПЕТЧЕРСКОГО КОНТРОЛЯ И УПРАВЛЕНИЯ РАСПРЕДЕЛЁННОЙ САУ ТП»

8.1 Общие положения

Курсовой проект позволяет закрепить и углубить знания по дисциплине «Цифровая и Микропроцессорная техника», приобрести навыки проектирования электронных узлов систем логического управления, оформления чертежей, электрических схем, спецификаций и является подтверждением того, что студент умеет применить полученные знания при решении конкретной задачи.

8.1.1 НАИМЕНОВАНИЕ И ОБЛАСТЬ ПРИМЕНЕНИЯ

Разрабатываемая система управления (далее по тексту СУ) предназначена для управления технологическим оборудованием на значительном удалении от пункта управления (далее по тексту ПУ). Управление осуществляется с помощью 10-ти кнопок находящихся на ПУ, дешифрация сигнала управления осуществляется блоком дешифратора, который подключает соответствующий исполнительный механизм. Индикация сработавшего исполнительного механизма осуществляется платой кодопреобразователя в виде десятичной цифры 7-ми сегментного кода.

8.1.2. ЦЕЛЬ И НАЗНАЧЕНИЕ РАЗРАБОТКИ

Автоматизированная система диспетчерского контроля и управления распределённой САУ ТП разрабатывается взамен существующего устаревшего оборудования, с целью повышения оперативности контроля и управления технологическим оборудованием.

8.1.3. ТЕХНИЧЕСКОЕ ЗАДАНИЕ НА РАЗРАБОТКУ

8.1.3.1 Разработать систему диспетчерского контроля и управления исполнительными механизмами технологической установки с индикацией номера сработавшего устройства.

8.1.3.2 Количество объектов управления: 10.

8.1.3.3 Способ индикации: десятичная цифра на 7-ми сегментном индикаторе.

8.1.3.4 Вид выходного сигнала управления: «сухой» контакт.

8.1.3.5 Выходной код с диспетчерского пункта 5-ти разрядный, согласно варианту задания Таблица 1 Приложение А.

8.1.4. СОСТАВ УСТРОЙСТВА

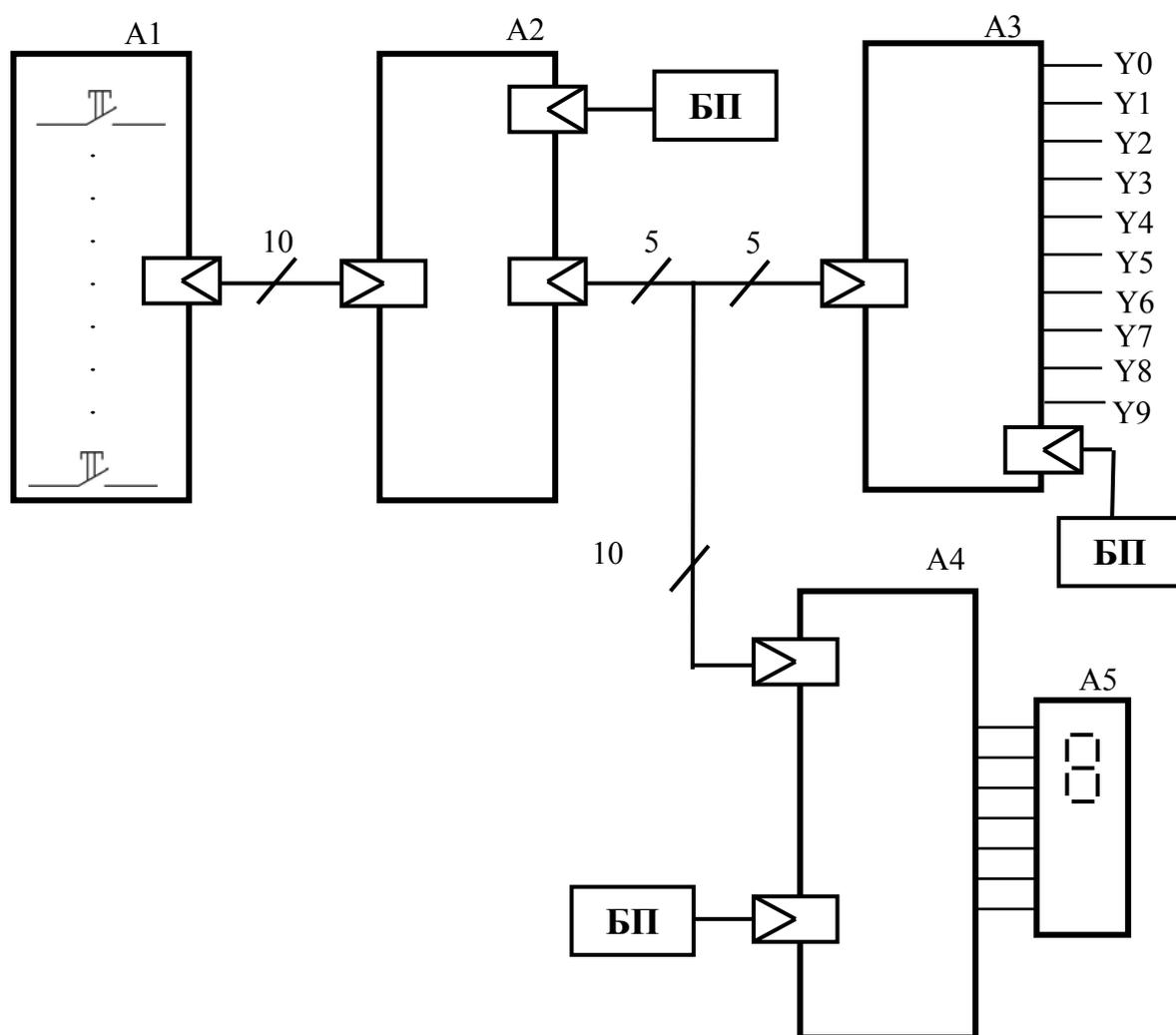


Рисунок 8.1 – Функциональная схема устройства.

A1 – Наборное поле (представлено в приложении Б);

A2 – Шифратор;

A3 – Дешифратор;

A4 – Кодопреобразователь;

A5 – Семисегментный индикатор;

Y0 ... Y9 – Сигналы управления исполнительными механизмами.

БП – Блок питания.

8.1.5. ПРОЕКТИРОВАНИЕ УСТРОЙСТВА.

Пусть выходной код диспетчерского пункта соответствует следующему виду:

№	Выходы				
	A	B	C	D	E
0	1	1	1	1	1
1	0	1	1	1	0
2	0	1	1	0	1
3	1	1	1	0	0
4	0	1	0	1	1
5	0	0	1	0	0
6	1	0	0	1	1
7	0	0	0	1	0
8	0	0	0	0	1
9	1	0	0	0	0

8.1.5.1 Проектирование шифратора

Таблица 8.1 – Таблица соответствия

Цифра	Входы										Выходы				
	X9	X8	X7	X6	X5	X4	X3	X2	X1	X0	A	B	C	D	E
0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1
1	0	0	0	0	0	0	0	0	1	0	0	1	1	1	0
2	0	0	0	0	0	0	0	1	0	0	0	1	1	0	1
3	0	0	0	0	0	0	1	0	0	0	1	1	1	0	0
4	0	0	0	0	0	1	0	0	0	0	0	1	0	1	1
5	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0
6	0	0	0	1	0	0	0	0	0	0	1	0	0	1	1
7	0	0	1	0	0	0	0	0	0	0	0	0	0	1	0
8	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1
9	1	0	0	0	0	0	0	0	0	0	1	0	0	0	0

8.1.5.1.1 Получение формул, выражающих каждую выходную переменную через входные переменные.

$$A = X_0 + X_3 + X_6 + X_9$$

$$B = X_0 + X_1 + X_2 + X_3 + X_4$$

$$C = X_0 + X_1 + X_2 + X_3 + X_5$$

$$D = X_0 + X_1 + X_4 + X_6 + X_7$$

$$E = X_0 + X_2 + X_4 + X_6 + X_8$$

Преобразуем по правилу Д'Моргана

$$A = \overline{\overline{X0 \cdot X3 \cdot X6 \cdot X9}}$$

$$B = \overline{\overline{X0 \cdot X1 \cdot X2 \cdot X3 \cdot X4}}$$

$$C = \overline{\overline{X0 \cdot X1 \cdot X2 \cdot X3 \cdot X5}}$$

$$D = \overline{\overline{X0 \cdot X1 \cdot X4 \cdot X6 \cdot X7}}$$

$$E = \overline{\overline{X0 \cdot X2 \cdot X4 \cdot X6 \cdot X8}}$$

8.1.5.1.2. Подбор необходимых элементов.

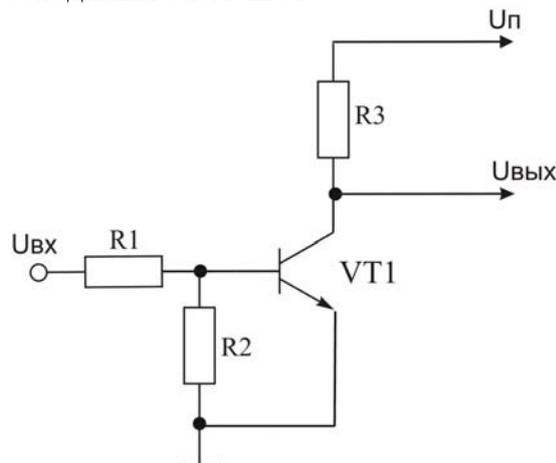


Рисунок 8.1 – Транзисторный ключ в шифраторе.

Транзистор выбираем исходя из условия $U_{кэ} > E_n$ и $I_{кmax} > I_{кнас}$.

$$U_{кэH} = 50V, I_k = 100mA, I_H = 1mA, h_{21} = (200 - 500), U_{вых} = 10V,$$

$$U_{бэ} = 0,5V, U_{вх} = 5V.$$

$$R_k = \frac{U_{вых}}{I_H} = \frac{10}{1 \times 10^{-3}} = 10000OM = 10кОм;$$

По ряду E24 $R_k = 10кОм$.

$$I_B = \frac{I_k}{h_{21}} = \frac{1 \times 10^{-3} A}{200} = 0,005 \times 10^{-3} A = 0,005mA;$$

$$I_{BH} = (5 \div 10) I_B = 50 \times 10^{-6} = 50мкА;$$

$$R_B = \frac{U_{вх} - U_{бэH}}{I_{BH}} = \frac{5 - 0,5}{50 \times 10^{-6}} = 90 \times 10^3 Ом = 90кОм.$$

По ряду E24 $R_k = 91кОм$.

$$P_{Rб} = I_B^2 R_B = 0,00025 \times 10^{-6} \times 91 \times 10^3 = 0,02275 \times 10^{-3} Вт$$

По ряду мощностей $P_{R1} = 0,125Вт$

$$P_{Rк} = I_{кH}^2 R_k = 10^{-6} \times 10 \times 10^3 = 10 \times 10^{-3} Вт$$

По ряду мощностей $P_{Rк} = 0,125Вт$

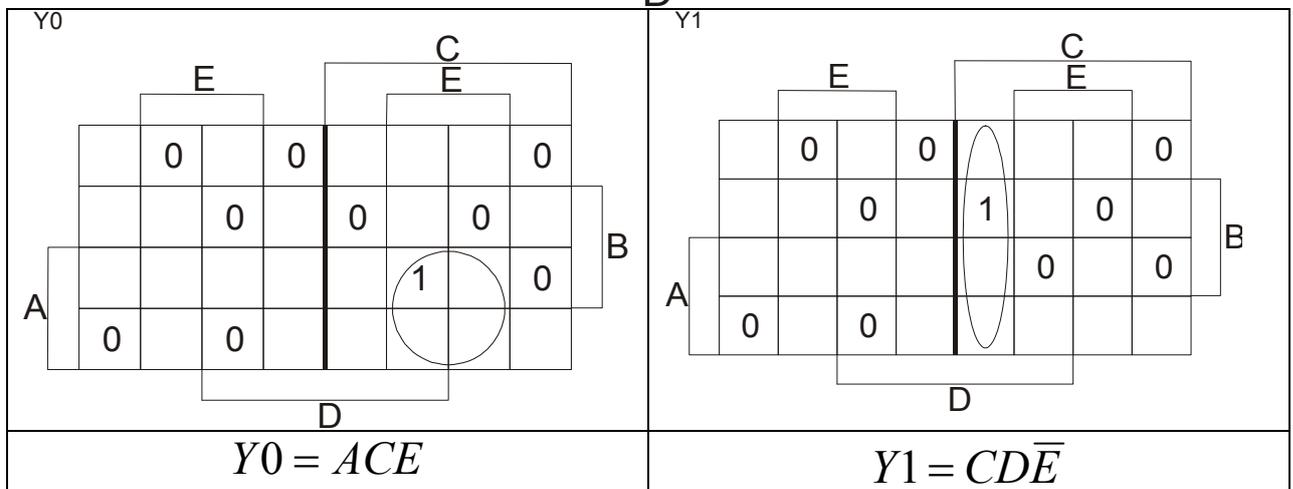
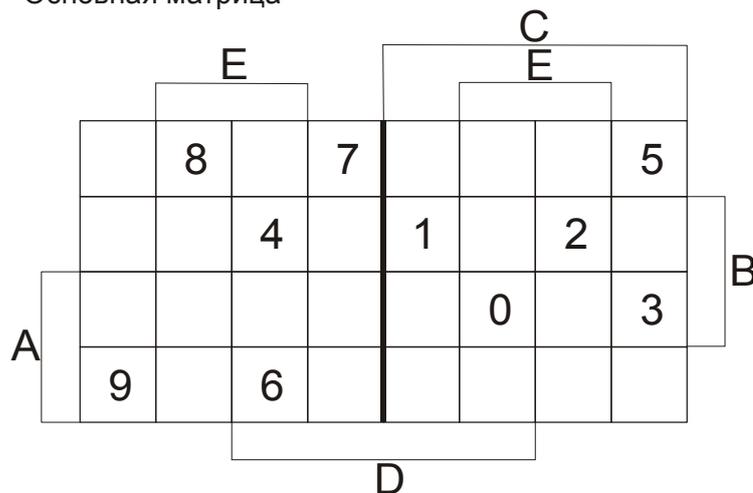
8.1.5.2 Проектирование дешифратора

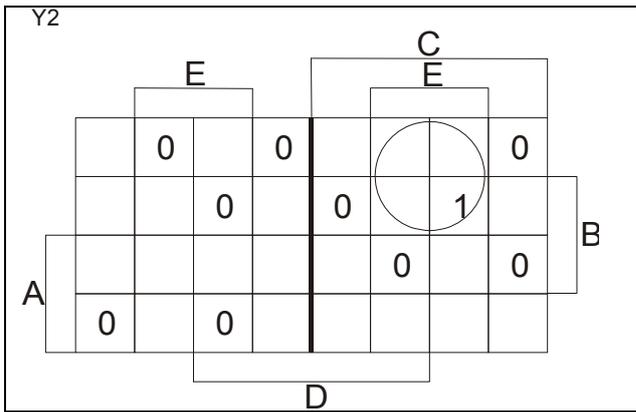
Таблица 8.2 – Таблица соответствия

Цифра	Входы					Выходы									
	A	B	C	D	E	X0	X1	X2	X3	X4	X5	X6	X7	X8	X9
0	1	1	1	1	1	0	0	0	0	0	0	0	0	0	1
1	0	1	1	1	0	0	0	0	0	0	0	0	0	1	0
2	0	1	1	0	1	0	0	0	0	0	0	0	1	0	0
3	1	1	1	0	0	0	0	0	0	0	0	1	0	0	0
4	0	1	0	1	1	0	0	0	0	0	1	0	0	0	0
5	0	0	1	0	0	0	0	0	0	1	0	0	0	0	0
6	1	0	0	1	1	0	0	0	1	0	0	0	0	0	0
7	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0
8	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0
9	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0

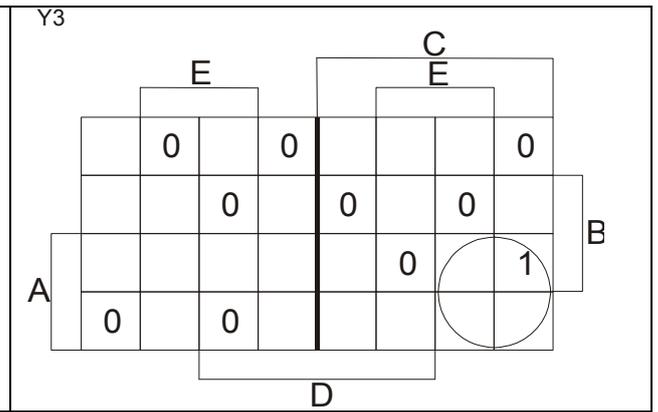
8.5.2.1 Получение формул, выражающих каждую выходную переменную через входные переменные. Производится с помощью матриц Карно.

Основная матрица

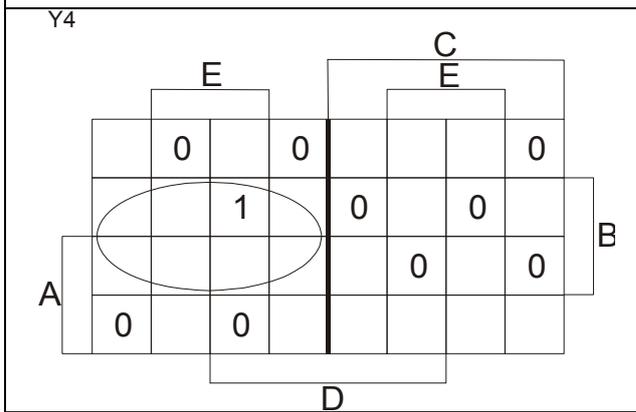




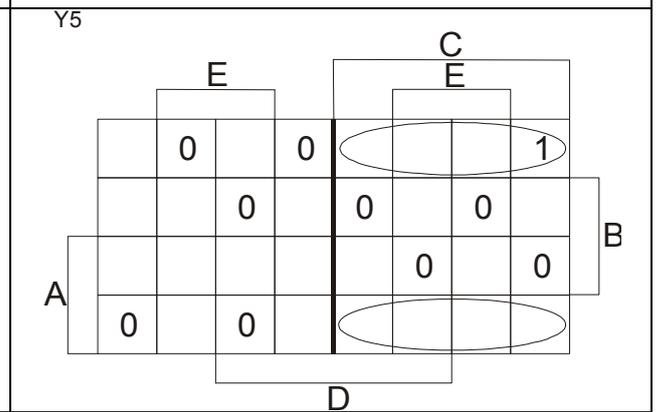
$$Y2 = \bar{A}CE$$



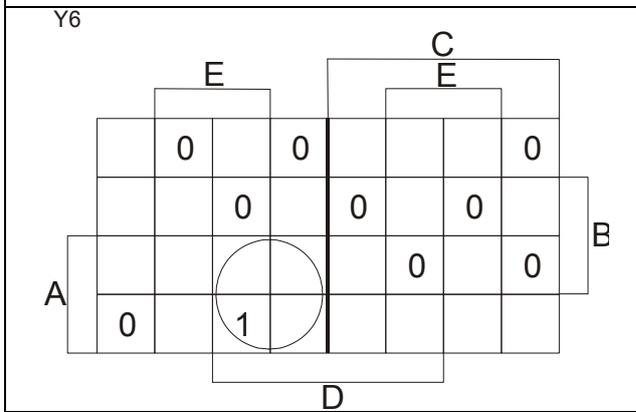
$$Y3 = ACD\bar{B}$$



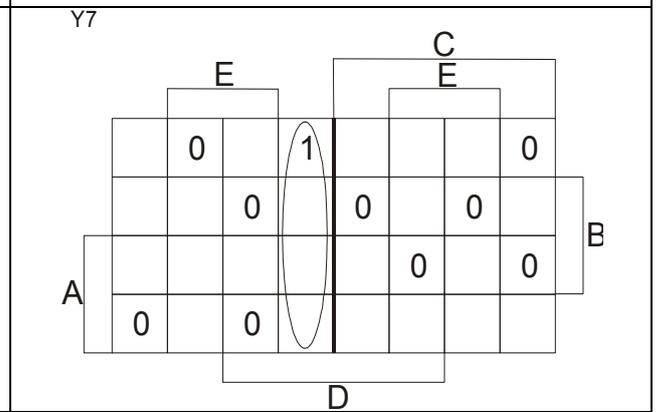
$$Y4 = B\bar{C}$$



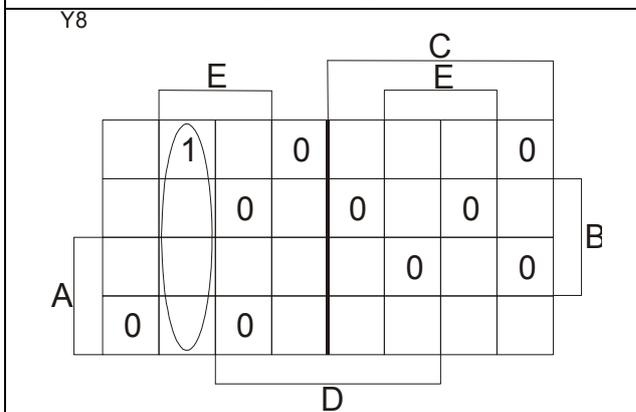
$$Y5 = C\bar{B}$$



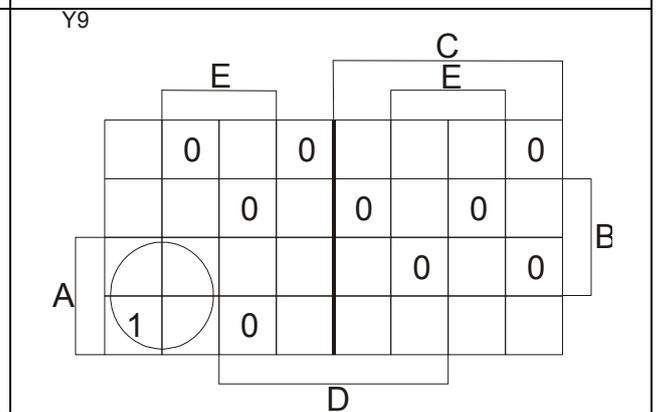
$$Y6 = A\bar{C}D$$



$$Y7 = \bar{C}D\bar{E}$$



$$Y8 = \bar{C}\bar{D}E$$



$$Y9 = A\bar{C}\bar{D}$$

8.1.5.2.2. Подбор необходимых элементов.

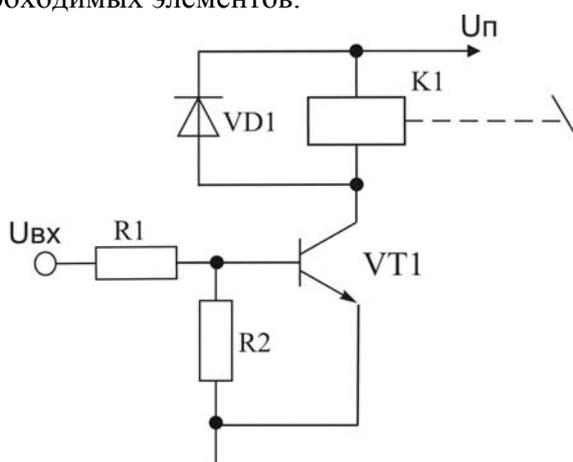


Рисунок 8.2 – Транзисторный ключ в дешифраторе.

Выбираем реле РП24 исходя из того, что его характеристики $I_{кв}=100\text{мА}$, $U_{вк}=24\text{В}$. Так же выбираем диод КД208А исходя из того, что его характеристики $I=1\text{А}$, $U_{п}=200\text{В}$. Выбираем транзистор КТ972А исходя из того, что его характеристики $U_{кб\text{ max}} = 60\text{В}$, $I_{к\text{ max}} = 3\text{А}$, $\beta \geq 750$. Зная, что $I_{к}=100\text{мА}$, то рассчитываем сопротивление резистора R1 по формуле: $R1 = \frac{U_{б}}{I_{б}} = \frac{3}{0,005} = 6000\text{Ом}$,

$$I_{б} = \frac{I_{к}}{\beta} = \frac{0,1}{750} = 0,00013\text{А}.$$

Мощность рассчитываем по формуле:

$$P_{R1} = I_{б}^2 \cdot R1 = 0,00013^2 \cdot 6000 = 0,000281\text{Вт}.$$

Выбираем в соответствии с рядом E24 номинал резистора R1 6,2 кОм, мощностью 0,125 Вт.

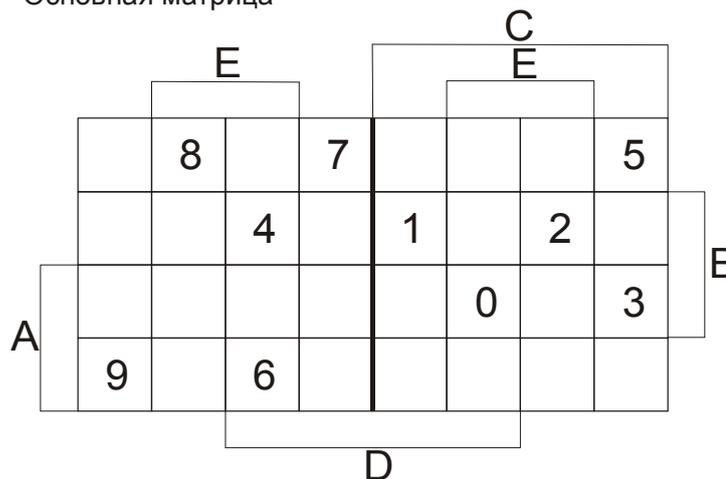
8.1.5.3 Проектирование кодопреобразователя

Таблица 8.3 – Таблица соответствия

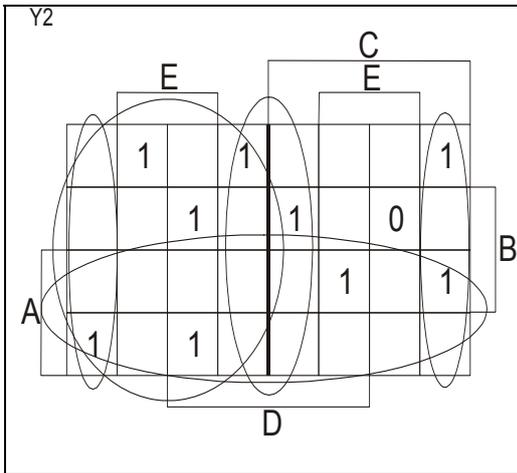
Цифра	Входы					Выходы						
	A	B	C	D	E	Y6	Y5	Y4	Y3	Y2	Y1	Y0
0	1	1	1	1	1	0	1	1	1	1	1	1
1	0	1	1	1	0	0	0	0	0	1	1	0
2	0	1	1	0	1	1	0	1	1	0	1	1
3	1	1	1	0	0	1	0	0	1	1	1	1
4	0	1	0	1	1	1	1	0	0	1	1	0
5	0	0	1	0	0	1	1	0	1	1	0	1
6	1	0	0	1	1	1	1	1	1	1	0	1
7	0	0	0	1	0	0	0	0	0	1	1	1
8	0	0	0	0	1	1	1	1	1	1	1	1
9	1	0	0	0	0	1	1	0	1	1	1	1

8.1.5.3.1 Получение формул, выражающих каждую выходную переменную через входные переменные. Производится с помощью матриц Карно.

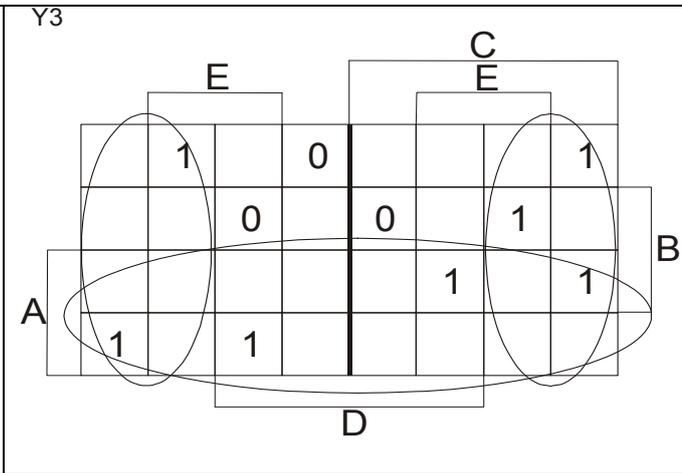
Основная матрица



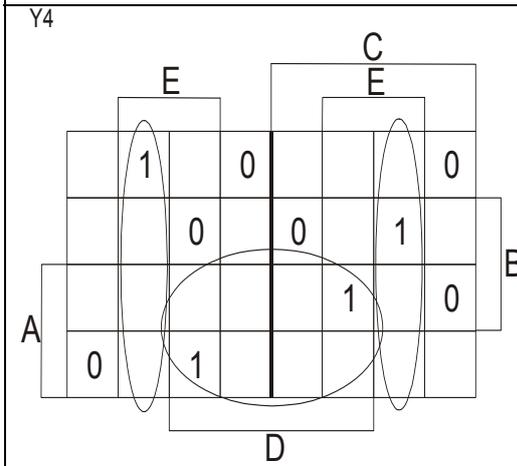
Y0	Y1
$Y0 = \overline{B} + A + \overline{D}$	$Y1 = B + \overline{C}\overline{D} + \overline{A}\overline{C}$
$Y0 = \overline{\overline{B}\overline{A}\overline{D}}$	$Y1 = \overline{\overline{\overline{B}} \cdot \overline{\overline{\overline{C}\overline{D}}} \cdot \overline{\overline{\overline{A}\overline{C}}}}$



$$Y2 = \bar{C} + \bar{E} + A \quad Y2 = \overline{\overline{CEA}}$$

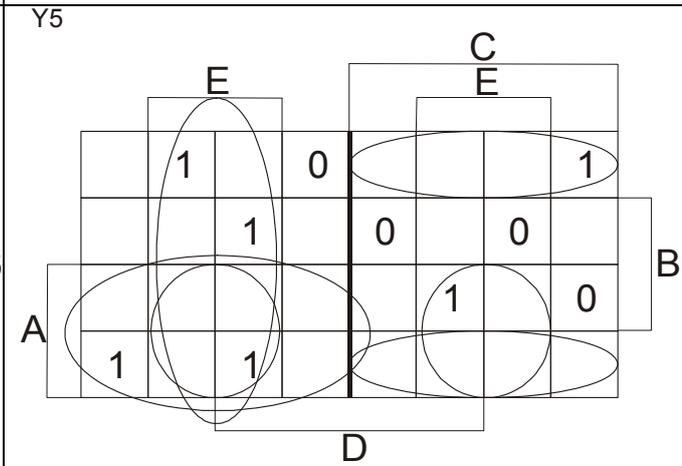


$$Y3 = A + \bar{D} \quad Y3 = \overline{\overline{AD}}$$



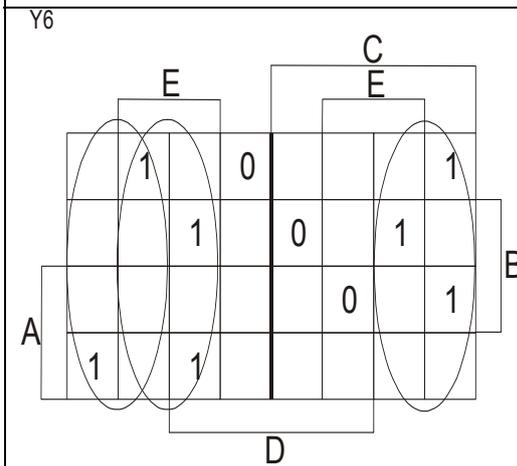
$$Y4 = AD + \bar{D}E$$

$$Y4 = \overline{\overline{AD}} \cdot \overline{\overline{DE}}$$



$$Y5 = \bar{C}E + \bar{A}\bar{C} + AE + \bar{C}\bar{B}$$

$$Y5 = \overline{\overline{\bar{C}E}} \cdot \overline{\overline{\bar{A}\bar{C}}} \cdot \overline{\overline{AE}} \cdot \overline{\overline{\bar{C}\bar{B}}}$$



$$Y6 = \bar{D} + \bar{C}E \quad Y6 = \overline{\overline{D}} \cdot \overline{\overline{\bar{C}E}}$$

8.1.5.3.2. Подбор необходимых элементов.

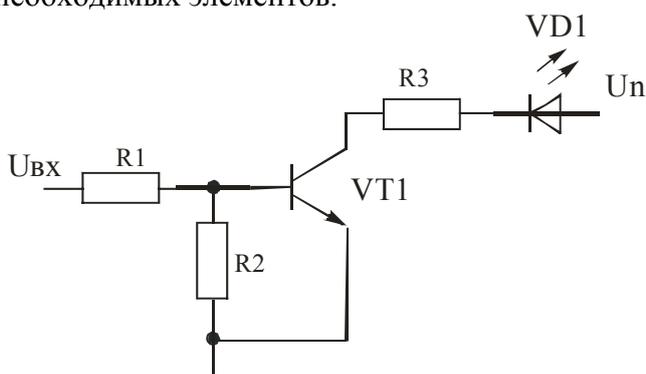


Рисунок 8.3 – Транзисторный ключ на выходе кодопреобразователя.

Выбираем транзистор КТ3102Б исходя из того, что его характеристики $U_{кб\ max} = 50В$, $I_{к\ max} = 100\text{мА}$, $\beta = 200 - 500$. Зная, что $I_{к} = 1\text{мА}$ и $U_n = 10В$, рассчитываем

$R1$ по формуле: $R1 = \frac{U_n}{I_{к}} = \frac{10}{0,001} = 10000\ \text{Ом}$, а мощность рассчитываем по формуле:

$$P_{R1} = I_{к}^2 \cdot R1 = 0,001^2 \cdot 10000 = 0,01\ \text{Вт}.$$

Выбираем в соответствии с рядом E12 номинал резистора $R1$ 10 кОм, мощностью 0,125 Вт.

8.2 Последовательность выполнения курсового проекта

8.2.1 Курсовой проект, в соответствии с полученным заданием, должен одержать следующие разделы:

- введение;
- техническое задание;
- выбор и обоснование функциональной схемы проектируемого устройства;
- выбор, обоснование и описание примерной конструкции разрабатываемого устройства;
- расчет измерительной цепи и действующих в ней сигналов;
- расчет и принципиальные схемы составных частей устройства;
- выбор и обоснование элементной базы;
- полную принципиальную схему устройства и перечень элементов;
- заключение;
- список использованной литературы.

8.2.1.1 Во введении определяется отрасль науки и техники, к которой относится объект проектирования. Обосновывается актуальность и необходимость разработки, формируется цель работы.

8.2.1.2 Техническое задание должно содержать следующие пункты:

- наименование и область применения;
- назначение;
- технические требования.

8.2.1.3 Технические требования включают в себя:

- основные технические параметры;
- состав и назначение отдельных блоков и элементов;

- условия эксплуатации.

8.2.1.4 При разработке функциональной схемы устройства определяются основные блоки устройства и требования к ним.

8.2.1.5 При разработке конструкции определяется примерное размещение составных блоков разрабатываемого устройства.

8.2.1.6 В заключении перечисляются основные результаты, полученные в ходе выполнения проекта.

8.2.2 Перечень графического материала

В перечень обязательных чертежей обязательно входят:

- функциональная схема;
- схема электрическая принципиальная разработанного узла или блока;
- схема соединения составных частей устройства.

8.3 Оформление результатов курсового проектирования

Курсовой проект должен содержать пояснительную записку, выполненную на листах белой бумаги формата А4 в количестве до 30 страниц текстового материала и итоговую электрическую принципиальную схему устройства необходимого формата выполненную ручным способом на миллиметровке или на белой бумаге, выполненную средствами машинной графики.

Функциональная схема и схема соединения составных частей устройства оформляется в виде иллюстраций в соответствующих разделах пояснительной записки.

Перечень элементов к принципиальной электрической схеме помещается в приложении, в конце пояснительной записки.

Курсовой проект должен быть выполнен в соответствии с СТП КарГТУ, содержащим правила выполнения курсовых и дипломных проектов и ГОСТ 2.702 - 2.759.

8.4 Рекомендуемая литература

1. Виглеб Г. Датчики : Пер. с нем. – М.: Мир, 1989 .
2. Осипович Л.А. Датчики физических величин.- М.: Машиностроение, 1979 .
3. Алексенко А.Г. Основы микросхемотехники. Изд. 2-е. М.: Сов.радио,1977 .
4. Аналоговые и цифровые интегральные микросхемы : Справочное пособие/Под ред. С.В. Якубовского.- 2-е. изд. М.: Радио и связь, 1984.
5. Цифровые и аналоговые интегральные микросхемы : Справочник/ Под ред. С.В. Якубовского.- М.: Радио и связь, 1990.
6. Резисторы: Справочник / В.В. Дубровский, Д.М. Иванов, Н.Я. Пратусевич и др.; Под ред. И.И. Четверткова и В.М. Терехова.- М.: Радио и связь, 1991.- 528с.
7. Электрические конденсаторы и конденсаторные установки: / В.П. Берзан, Б.Ю. Геликман, М.Н. Гураевский и др.; Под ред. Г.С. Кучинского. -М.: Энергоатомиздат, 1987.- 656 с.
8. Диоды: Справочник / О.П. Григорьев, В.Я. Замятин, Б.В. Кондратьев, С.Л. Пожидаев.- М.: Радио и связь, 1990.- 336 с.
9. Транзисторы для аппаратуры широкого применения: Справочник / К.М. Брежнева, Е.И. Гантман, Т.И. Давыдова и др. Под ред. Б.Л. Перельмана.- М.: Радио и связь, 1981.- 656 с.
10. Полупроводниковые приборы. Транзисторы малой мощности : Справочник/Под ред. А.В. Голомедова.- М.: Радио и связь, 1989.
11. Полупроводниковые приборы. Транзисторы средней и большой мощности :Справочник/ Под ред. А.В. Голомедова.- М.: Радио и связь, 1989.
12. Граф Р. Электронные схемы : 1300 примеров : Пер. с англ.- М.: Мир, 1989.
13. Игловский И.Г., Владимиров Г.В. Справочник по слаботочным электрическим реле.-3-е., - Л.: Энергоатомиздат, 1990.
14. Хоровиц П., Хилл У. Искусство схемотехники: Пер. с англ. – 5-е изд., Перераб.- М.: Мир, 1998.- 704 с.
15. Федорашко И.Н. Основы полупроводниковой схемотехники: Учебное пособие. Караганда: КарГТУ, 2000. 84 с.
16. Единая система конструкторской документации: Справочное пособие / С.С.Борушек, А.А. Волков, М.М. Ефимова и др. - 2-е изд., перераб. и доп. – М.: Издательство стандартов, 1989.- 352 с.
17. Разработка и оформление конструкторской документации радиоэлектронной аппаратуры: Справочник / Э.Т. Романычева, А.К. Иванова, А.С. Куликов и др.; Под ред. Э.Т. Романычевой. - 2-е изд., перераб. и доп.- М.: Радио и связь, 1989. - 448 с.: ил.

8.5 Варианты заданий (при необходимости)

Варианты заданий приведены в Таблице 1 Приложения А.